



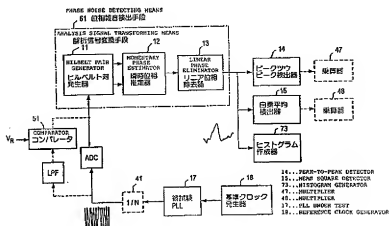
PCT

特許協力条約に基づいて公開された国際出願

<p>(51) 国際特許分類 G01R 29/02, 31/00, H03L 7/08, G06F 11/22</p>	<p>A1</p>	<p>(11) 国際公開番号 WO00/46606</p> <p>(43) 国際公開日 2000年8月10日(10.08.00)</p>
<p>(21) 国際出願番号 PCT/JP00/00644</p> <p>(22) 国際出願日 2000年2月7日(07.02.00)</p> <p>(30) 優先権データ 09/246,458 1999年2月8日(08.02.99) 09/408,280 1999年9月29日(29.09.99)</p> <p>(71) 出願人 (米国を除くすべての指定国について) 株式会社 アドバンテス (ADVANTEST CORPORATION)[JP/JP] 〒179-0071 東京都練馬区旭町一丁目32番1号 Tokyo, (JP)</p> <p>(71) 出願人 ; および (72) 発明者 ソーマ マニ(SOMA, Mani)[US/US] 98177-4611 ワシントン州 シアトル 12043 イレブンス アベニュー エヌ. ダブリュー, Washington, (US)</p>		<p>(72) 発明者 ; および (75) 発明者 / 出願人 (米国についてのみ) 山口隆弘(YAMAGUCHI, Takahiro)[JP/JP] 石田雅裕(ISHIDA, Masahiro)[JP/JP] 古川靖夫(FURUKAWA, Yasuo)[JP/JP] 渡邊敏文(WATANABE, Toshifumi)[JP/JP] 〒179-0071 東京都練馬区旭町一丁目32番1号 株式会社 アドバンテス内 Tokyo, (JP)</p> <p>(74) 代理人 草野 点, 外(KUSANO, Takashi et al.) 〒160-0022 東京都新宿区新宿二丁目2番21号 相模ビル Tokyo, (JP)</p> <p>(81) 指定国 DE, JP, KR, US</p> <p>添付公開書類 国際調査報告書</p>

(54)Title: JITTER MEASURING DEVICE AND METHOD

(54)発明の名称 ジッタ測定装置及び方法



(57) Abstract

Jitter measuring device including a Hilbert pair generator (11) for transforming a measured signal into an analysis signal of complex number, a momentary phase estimator (12) for estimating the momentary phase of the analysis signal, a linear phase eliminator (13) for determining the phase noise waveform by subtracting the linear phase from the momentary phase, and a peak-to-peak detector (14) for determining the RMS jitter and the peak jitter from the phase noise waveform, and a mean square detector (15).

(57)要約

被測定信号を複素数の解析信号に変換するヒルベルト対発生器 (11) と、該解析信号の瞬時位相を推定する瞬時位相推定器 (12) と、該瞬時位相からリニア位相を差し引いて位相雑音波形を求めるリニア位相除去器 (13) と、該位相雑音波形からRMSジッタやピークジッタを求めるピークツウピーク検出器 (14) 、自乗平均検出器 (15) を有するジッタ測定装置及び方法。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	RU	ロシア
AG	アンティグア・バーブーダ	DJ	ブルンジ	LC	セントルシア	SD	スーダン
AL	アルバニア	EE	エストニア	LI	リヒテンシュタイン	SE	スウェーデン
AM	アルメニア	ES	スペイン	LK	スリランカ	SG	シンガポール
AT	オーストリア	FI	フィンランド	LR	リベリア	SI	スロヴェニア
AU	オーストラリア	FR	フランス	LS	レソト	SK	スロヴァキア
AZ	アゼルバイジャン	GA	ガボン	LT	リトアニア	SL	シエラ・レオネ
BA	ボスニア・ヘルツェゴビナ	GB	英国	LU	ルクセンブルグ	SN	セネガル
BB	バルバドス	GD	グレナダ	LV	ラトヴィア	SZ	スワジランド
BE	ベルギー	GE	グルジア	MA	モロッコ	TD	チャド
BF	ブルキナ・ファソ	GH	ガーナ	MC	モナコ	TG	トーゴ
BG	ブルガリア	GM	ガンビア	MD	モルドバ	TJ	タジキスタン
BJ	ベナン	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BR	ブラジル	GR	ギリシャ	MK	マケドニア旧ユーゴスラヴィア	TR	トルコ
BY	ベラルーシ	GW	ギニア・ビサウ		北マケドニア	TT	トリニダード・トバゴ
CA	カナダ	HR	クロアチア	ML	マリ	TZ	タンザニア
CF	中央アフリカ	HU	ハンガリー	MN	モンゴル	UA	ウクライナ
CG	コンゴ	ID	インドネシア	MR	モーリタニア	UG	ウガンダ
CH	スイス	IE	アイルランド	MW	マラウイ	US	米国
CI	コートジボワール	IL	イスラエル	MX	メキシコ	UZ	ウズベキスタン
CM	カメルーン	IN	インド	MZ	モザンビーク	VN	ベトナム
CN	中国	IS	アイスランド	NE	ニジェール	YU	ユーゴスラヴィア
CR	コスタ・リカ	IT	イタリア	NL	オランダ	ZA	南アフリカ共和国
CU	キューバ	JP	日本	NO	ノルウェー	ZW	ジンバブエ
CY	キプロス	KE	ケニア	NZ	ニュージーランド		
CZ	チェコ	KG	キルギスタン	PL	ポーランド		
DE	ドイツ	KR	韓国	PT	ポルトガル		
DK	デンマーク	KW	クウェート	RO	ルーマニア		

明 細 書

ジッタ測定装置及び方法

技術分野

この発明は例えばマイクロコンピュータ (microcomputer) 内の各種クロック信号やデータ信号、その他、情報通信におけるデータ信号、画像信号などの繰返し信号のジッタを測定する装置及び方法に関する。

背景技術

以下では主としてマイクロコンピュータのクロック信号のジッタについて述べるが、一般の信号ジッタの測定にもこの発明は適用できるものである。

過去 30 年の間に VLSI (Very Large Scale Integrated Circuit) チップ上のトランジスタの数は、Moore の法則に従って指数関数的に増加し続けており、マイクロコンピュータのクロック周波数も Moore の法則に従って指数関数的に増加し続けている。現時点ではこのクロック周波数は 1.0 GHz の限界を超えようとしている。(For example, see: Naoaki Aoki, H. P. Hofstee, and S. Dong: "GHz MICROPROCESSOR", IPSJ Magazine vol. 39, No. 7, July 1998)。図 1 は Semiconductor Industry Association: "The National Technology Roadmap for Semiconductors, 1997" に開示されているマイクロコンピュータのクロック周期の推移を示すものである。この図 1 には RMS ジッタ (root mean square jitter) もプロットされている。

通信システムでは、受信信号に対して自乗操作及び微分操作のような非線形操作を施し、これを位相同期ループ (phase-locked loop: PLL) 回路へ入力することにより、搬送波の周波数と位相やシンボル・タイミングを再生する。この再生は最尤推定 (maximum likelihood estimation) に対応する。しかし、雑音などの影響により受信信号から搬送波やデータを正しく再生できないときには、送信側へ再送信を要求することができる。通信システムにおいては、クロック発生器は他の部品とは別のチップになっている。このクロック発生器は、バイポーラ、

GaAs や CMOS デバイス技術を用いて VLSI 化されている。

多くのマイクロコンピュータにおいては、命令の実行は一定周期のクロック信号により制御される。このクロック信号のクロック周期はマイクロコンピュータのサイクル時間 (cycle time) に対応する。(For example, see: Mike Johnson: "Superscale Microprocessor Design", Prentice-Hall, Inc., 1991)。クロック周期が短か過ぎると、同期が取れなくなり、システムはロックしてしまう。マイクロコンピュータにおいては、クロック発生器は他の論理回路と同一のチップ上に集積される。一例として図2に Pentium チップを示す。図2において白い四角 (□) はクロック発生回路を示している。これらマイクロコンピュータは CMOS (complementary metal-oxide semiconductor) プロセスを利用して生産される。

通信システムでは平均ジッタ (RMS jitter) 又は RMS ジッタが重要である。RMS ジッタは信号対雑音比の平均雑音に寄与し、誤り率を増加させる。一方、マイクロコンピュータでは最悪の瞬時値が、動作周波数を決めてしまう。ピークジッタは、ピークジッタ (peak-to-peak jitter; ジッタの最悪値) がその動作周波数の上限を決めてしまう。

従って、マイクロコンピュータの PLL 回路のテストには、ジッタの瞬時値を正確に、短時間で測定できる手法が必要である。しかしながら、ジッタの測定は通信領域で発展して来たため、マイクロコンピュータの領域においてはこの要求に対応する測定手法は存在していないのが現状である。この発明の目的は、マイクロコンピュータのジッタの瞬時値を正確に、短時間で測定できる手法を提供することにある。

これに対し、通信システムの PLL 回路のテストには、RMS ジッタを正確に測定できる手法が必要である。測定時間は 10 分程度を要するが、実際に測定手法が存在し、実用化されている。図3にマイクロコンピュータと通信システムのクロック発生器の比較をまとめて示す。

位相同期ループ回路 (PLL 回路) はフィードバック系である。与えられた基準信号の周波数及び位相 θ_i を、内部信号源の周波数及び位相 θ_0 と比較し、周波数差又は位相差が最小になるように内部信号源を差分で制御する。このため、

3

PLL 回路の内部信号源である電圧制御発振器 (VCO) は遅延時間を可変できる素子から構成されている。この発振器に直流電圧を入力すると、直流値に比例した一定周期の繰り返し波形を出力する。

この発明に関係する PLL 回路は、位相周波数検出器 (phase-frequency detector)、チャージポンプ回路 (charge pump circuit)、ループフィルタ (loop filter)、及び VCO から構成される。図 4 に PLL 回路の基本回路構成をブロック図で示す。次に、各回路構成素子の動作を簡単に説明する。

位相周波数検出器はデジタルの順序回路である。図 5 は位相周波数検出器の回路構成を示すブロック図であり、2つの D 形フリップフロップ D-FF1、D-FF2 と 1つの AND ゲートより構成されている。第 1 の D 形フリップフロップ D-FF1 のクロック端子 c k には基準クロック (Reference Clock) が、また、第 2 の D 形フリップフロップ D-FF2 のクロック端子 c k には PLL クロック (PLL Clock) が印加される。各データ入力端子 D には論理値 '1' が供給されている。

上記回路構成において、両フリップフロップの 2つの Q 出力が同時に '1' になると、AND ゲートが両フリップフロップをリセットする。位相周波数検出器は、2つの入力信号間の位相差と周波数差に依存して、周波数を高くする UP 信号と、周波数を低くする DOWN 信号を出力する。(For example, see: R. Jacob Baker, Harry W. Li, and David E. Boyce; "CMOS Circuit Design, Layout, and Simulation", IEEE Press, 1998)。

位相周波数検出器 (PFD) の状態遷移図を図 6 に示す。位相周波数検出器は、基準クロックと PLL クロックの立ち上がりエッジにより状態遷移する。例えば図 7 に示すように、40MHz の基準クロック (Ref Clock) に対し PLL クロックが 37MHz のときには、周波数を高くするために 2つの立ち上がりエッジにより構成される時間間隔の間、UP 信号が出力される。基準クロックと PLL クロックとの間に位相差があるときにも同様である。排他的論理和を用いた位相検出器と比較すると、位相周波数検出器は次の特徴を有する。(For example, see: R. Jacob Baker, Harry W. Li, and David E. Boyce; "CMOS Circuit Design, Layout, and Simulation", IEEE Press, 1998)。

(i) 入力クロックの立ち上がりエッジにより動作する。クロックのパルス幅などの波形の形状には関係しない。

(ii) 基準周波数の高調波にロックしない。

(iii) ループがロック中は2つの出力は共に論理値 '0' であるから、ループフィルタの出力にリップルを生じない。

位相周波数検出器はエッジに高い感度を持つ。基準クロックのエッジが雑音のため識別できないと、ある状態にハングアップ (hang-up) してしまう。一方、排他的論理和をベースにした位相検出器はエッジを識別できなくても、平均出力は0 (ゼロ) である。従って、

(iv) 位相周波数検出器は雑音に敏感である。

チャージポンプ回路は、位相周波数検出器 (PFD) からの論理信号UP、DOWNを特定のアナログ信号レベル (i_p , $-i_p$, 0) に変換する。その理由は、デジタル回路における信号振幅は大きな許容幅を持っているため、特定のアナログ信号レベルへの変換が必要となるからである。(For example, see: Floyd M. Gardner; "Phaselock Techniques", 2nd edition, John Wiley & Sons, 1979; and Heinrich Meyr and Gerd Ascheid; "Synchronization in Digital Communications", vol. 1, John Wiley & Sons, 1990)。

図8aに示すように、チャージポンプ回路は2つの電流源から構成される。ここでは、モデル回路を簡単にするためにこれら電流源は同じ電流値 I_p を持つものとした。さらに、チャージポンプ回路の出力電流 i_p を簡潔に記述するために、図8bに示すように負のパルス幅を導入する。論理信号UPとDOWNが電流源のスイッチ S_1 と S_2 をそれぞれ開閉する。即ち、論理信号UPがスイッチ S_1 を正のパルス幅 τ の時間間隔だけ閉じ、論理信号DOWNがスイッチ S_2 を負のパルス幅 τ の時間間隔だけ閉じる。従って、パルス幅 τ の時間間隔の間は

$$i_p = I_p \operatorname{sgn}(\tau) \quad (2.1.1)$$

となる。それ以外のときには、

$$i_p = 0 \quad (2.1.2)$$

となる。(For example, see: Mark Van Paemel; "Analysis of a Charge-Pump PLL: A New Model", IEEE Trans. Commun., vol. 42, pp. 2490-2498, 1994).

ここで、 $\text{sgn}(\tau)$ は符号関数である。 τ が正のときに+1の値を取り、負の τ に対しては-1の値を取る。2つのスイッチ S_1 、 S_2 が開いているときには、電流は流れない。そのため、出力ノードは高インピーダンスになっている。

ループフィルタはチャージポンプ回路の電流 i_p をアナログの電圧値 V_{CTRL} へ変換する。図9aに示すように、抵抗 R_2 と容量 C を直列に接続すると1次のループフィルタを構成できる。(2.1.1)、(2.1.2)式で与えられる定電流 i_p がフィルタに入力すると、時間に比例した電荷が容量 C にはチャージされる。即ち、図9bに示すように、制御電圧 V_{CTRL} は時間 τ の関数に変化する。他の時間においては、制御電圧 V_{CTRL} は一定の値のままである(例えば、上記Mark Van Paemelの文献参照)。

$$V_{\text{CTRL}}(t) = \frac{1}{C} \int_{t_0}^t i_p(\tau) d\tau + V_{\text{CTRL}}(t_0),$$

$$V_{\text{CTRL}}(t) = I_p R_2 + \frac{I_p}{C} (t - t_0) + V_{\text{CTRL}}(t_0) \quad (2.2)$$

ループフィルタの抵抗値や容量値は、減衰係数や固有周波数を最適にするように選ばれる。(For example, see: Jose Alvarez, Hector Sanchez, Gianfranco Gerosa and Roger Countryman; "A Wide-bandwidth Low-voltage PLL for Power PC Microprocessors", IEEE J. Solid-State Circuits, vol. 30, pp. 383-391, 1995; and Behzad Razavi; "Monolithic Phase-Locked Loops and Clock Recovery Circuits: Theory and Design", IEEE Press, 1996)。この発明においては Ronald E. Best の次の論文に従い、ループフィルタを図10に示す受動ラグフィルタとした。(see: Ronald E. Best; "Phase-Locked Loops", 3rd

edition, McGraw-Hill, 1997)。何故ならば、この Ronald E. Best の文献に開示されているように、位相周波数検出器と受動ラグフィルタの組み合わせは、無限大のプルインレンジとホールドレンジを持つため、他のタイプのフィルタを用いてもメリットがないからである。図 10 において $C = 250 \text{ pF}$, $R_1 = 920 \Omega$, $R_2 = 360 \Omega$ と設定した。VCO は、図 11 に示すように、13 段の CMOS インバータ $I_{N \cdot 1}$ 、 $I_{N \cdot 2}$ 、 \dots 、 $I_{N \cdot 13}$ により構成されている。電源電圧は 5 V である。

電圧制御発振器 VCO の線形特性は次式で与えられる。

$$f_{VCO} = K_{VCO} V_{CTRL} \quad (2.3)$$

ここで、 K_{VCO} は VCO の利得であり、その単位は Hz/V である。

PLL が同期状態（基準クロックと PLL クロックの立ち上がりエッジが一致している状態）のとき、位相周波数検出器は何ら信号を出力しない。後段のチャージポンプ回路やループフィルタや VCO は信号をやり取りせず、それまでの内部状態を維持し続ける。これに対し、基準クロックと PLL クロックの立ち上がりエッジが一致していないときには（非同期状態）、VCO の発振周波数を変更するために、位相周波数検出器は Up 又は Down 信号を出力する。その結果、後段のチャージポンプ回路やループフィルタや VCO は、信号をやり取りして対応する状態へ遷移する。従って、PLL 回路の内部雑音を測定するには、PLL 回路を同期状態にする必要があることが分かる。一方、PLL 回路の短絡故障や遅延故障をテストするためには、PLL 回路を状態遷移させる必要がある。

次に、ランダム・ジッタについて記載する。

クロックにおいてジッタは、クロックパルス列の立ち上がり時間と立ち下がり時間の揺らぎとして現れる。このためクロック信号を伝送するときに、その到着時間やクロックパルスのパルス幅が不確かになる。(For example, see: Ron K. Poon: "Computer Circuits Electrical Design", Prentice Hall, Inc., 1995)。図 12 に、クロックパルス列の立ち上がり時間と立ち下がり時間のジッタを示す。

図 4 に示したどのブロックの構成素子もジッタを与える可能性がある。そのう

ち最も大きなジッタの要因は、VCOを構成するインバータの熱雑音やショット雑音である。(For example, see: Todd C. Weigandt, Beomsup Kim and Paul R. Gray; "Analysis of Timing Jitter in CMOS Ring Oscillators", International Symposium on Circuits and System, 1994)。このため、このVCOから発生されるジッタはランダム揺らぎであり、入力に依存しない。この発明においては、主なジッタ源はVCOであるとして、VCOの発振波形のランダム・ジッタ測定を重要な課題とする。

VCOの発振波形のランダム・ジッタのみを測定するには、VCO以外の構成素子がアクティブにならない状態をPLL回路に維持させる必要がある。従って、既に述べたように、PLL回路へ供給する基準入力信号は一定周期を厳密に維持し続け、被試験PLL回路が位相誤差を誘起しないようにすることが重要である。この測定手法の概念を図13に示す。

位相雑音を議論する準備として、ゼロクロスを定義する。コサイン波 $A\cos(2\pi f_0 t)$ の振幅の最小値 $-A$ を 0 %, その最大値 $+A$ を 100 % とすると、50 % のレベルは振幅ゼロである。波形がゼロレベルを横切るポイントをゼロクロス (zero crossings) と呼ぶ。

発振器 (oscillator) から発生されるコサイン波を例として位相雑音 (phase noise) を議論する。理想発振器 (ideal oscillator) の出力信号 $X_{IDEAL}(t)$ は歪みのない理想的コサイン波となる。

$$X_{IDEAL}(t) = A_c \cos(2\pi f_c t + \theta_c) \quad (2.4)$$

ここで、 A_c と f_c はそれぞれ振幅と周波数の公称値であり、 θ_c は初期位相角である。周波数領域で $X_{IDEAL}(t)$ を観測すると図14に示したように線スペクトルになる。実際の発振器には公称値からのずれが存在する。その出力信号は

$$X_{OSC}(t) = [A_c + \varepsilon(t)] \cos(2\pi f_c t + \theta_c + \Delta\phi(t)) \quad (2.5.1)$$

$$X_{OSC}(t) = A_c \cos(2\pi f_c t + \theta_c + \Delta\phi(t)) \quad (2.5.2)$$

となる。 $e(t)$ は振幅の揺らぎを表す。この発明では、式(2.5.2)に示すように発振器の振幅揺らぎ $e(t)$ をゼロとして議論を進める。 $\Delta\phi(t)$ は位相の揺らぎを表す。即ち、 $\Delta\phi(t)$ は理想的なコサイン波を位相変調する項である。初期位相角 θ_0 は区間 $(0, 2\pi)$ の範囲で一様分布に従う。一方、位相揺らぎ $\Delta\phi(t)$ はランダムデータであり、例えば、ガウス分布に従う。この $\Delta\phi(t)$ は位相雑音と呼ばれる。

図15に理想的発振器の出力信号 $X_{IDEAL}(t)$ と実際の発振器の出力信号 $X_{OSC}(t)$ をプロットした。これらの信号を比較すると、 $\Delta\phi(t)$ のために $X_{OSC}(t)$ のゼロクロスが変化しているのが分かる。

一方、図16に示すように発振信号 $X_{OSC}(t)$ を周波数領域に変換すると、位相雑音の影響は公称周波数 f_0 近傍のスペクトル拡散として観測される。図15と図16を比べると、周波数領域の方が、位相雑音の影響を観測し易いと言える。しかし、図12に示したクロックパルスを周波数領域に変換しても、パルス幅の揺らぎの最大値を推定できない。何故ならば、変換は、ある周波数についての平均値を求める処理であり、加算過程において最大値と最小値が互いにキャンセルさせられてしまうからである。従って、この発明が目的とするピークジッタ推定方法は時間領域の処理を核にする必要がある。

ここで、PLL回路への基準入力端の付加雑音は、ループフィルタ入力端の付加雑音に等しいことを明らかにする。(see: Floyd M. Gardner; "Phaselock Techniques", 2nd edition, John Wiley & Sons, 1979; and John G. Proakis; "Digital Communications", 2nd edition, McGraw-Hill, 1989)。PLL回路への基準入力端の付加雑音を図17に示す。計算を簡単にするために、PLL回路の位相検出器をサイン波位相検出器(ミキサ)と仮定する。

PLL回路は、与えられた基準信号

$$X_{ref}(t) = A_c \cos(2\pi f_c t) \quad (2.6)$$

に位相同期する。このとき、基準信号 $X_{ref}(t)$ には次の付加雑音が加わっているものと仮定する。

$$X_{\text{noise}}(t) = n_i(t) \cos(2\pi f_c t) - n_q(t) \sin(2\pi f_c t) \quad (2.7)$$

VC0 の発振波形

$$X_{\text{VC0}}(t) = \cos(2\pi f_c t + \Delta\phi) \quad (2.8)$$

と基準信号 $X_{\text{ref}}(t) + X_{\text{noise}}(t)$ は位相検出器に入力し、差周波数成分に変換する。

$$\begin{aligned} x_{\text{PD}}(t) &= K_{\text{PD}} \left(\frac{A_c}{2} \cos(\Delta\phi) + \frac{n_i(t)}{2} \cos(\Delta\phi) - \frac{n_q(t)}{2} \sin(\Delta\phi) \right) \\ &= \frac{K_{\text{PD}}}{2} A_c \left[\cos(\Delta\phi) + \left(\frac{n_i(t)}{A_c} \cos(\Delta\phi) - \frac{n_q(t)}{A_c} \sin(\Delta\phi) \right) \right] \end{aligned} \quad (2.9)$$

ここで、 K_{PD} は位相比較器のゲインである。従って、基準信号の付加雑音は、ループフィルタの入力端に付加雑音

$$x_{\text{noise,LPF}}(t) = \frac{n_i(t)}{A_c} \cos(\Delta\phi) - \frac{n_q(t)}{A_c} \sin(\Delta\phi) \quad (2.10)$$

が印加されるのと等価であることが分かる。図 18 は、ループフィルタ入力端の付加雑音を示す。PLL 回路の基準入力端の付加雑音のパワースペクトル密度を、 $N_0 [\text{V}^2/\text{Hz}]$ と仮定すると、式 (2.10) から、このループフィルタ入力端の付加雑音のパワースペクトル密度 $G_{\text{nn}}(f)$ は

$$G_{\text{nn}}(f) = \frac{2N_0}{A_c^2} [\text{V}^2/\text{Hz}] \quad (2.11)$$

となる。

さらに、式(2.9)より VCO の発振波形と基準信号の位相差 $\Delta\phi$ が $\pi/2$ になると、位相検出器の出力はゼロになることが分かる。即ち、サイン波位相検出器を用いると、基準入力位相と VCO 出力位相は 90 度シフトして位相同期する。なお、この導出において付加雑音は無視した。

次に、図 17 に示した等価付加雑音のモデルを用いて、付加雑音を与えるジッタ量を明らかにする (see: Heinrich Meyr and Gerd Ascheid; "Synchronization in Digital Communications", vol. 1, John Wiley & Sons, 1990)。簡単のために、 $\theta_i = 0$ とすると、出力信号の位相 θ_o は誤差に対応する。VCO の発振波形の位相スペクトルは

$$G_{\theta_o\theta_o}(f) = |H(f)|^2 G_{nn}(f) \quad (2.12)$$

となる。ここで、 $H(f)$ は PLL 回路の伝達関数である。

$$H(s) = \frac{\theta_o(s)}{\theta_i(s)} = \frac{K_{VCO} K_{PD} F(s)}{s + K_{VCO} K_{PD} F(s)} \quad (2.13)$$

位相誤差は $-\theta_o$ であるから、位相誤差の分散は

$$\sigma_{\Delta\phi}^2 = \frac{1}{\pi} \int_0^\infty |H(f)|^2 G_{nn}(f) df \quad (2.14)$$

で与えられる。式(2.11)を式(2.14)に代入すると

$$\sigma_{\Delta\phi}^2 = \frac{2N_0}{A_c^2} B_e \quad (2.15.1)$$

$$\sigma_{\Delta\phi}^2 = \frac{1}{\left(\frac{A_c}{\sqrt{2}}\right)^2 N_0 B_e} \quad (2.15.2)$$

となる。即ち、ループの信号対雑音比 $\frac{\left(\frac{A_c}{\sqrt{2}}\right)^2}{N_0 B_e}$ が大きいと、位相雑音は小さくなる。

ここで、 B_e はループの等価雑音帯域幅である。

このように、PLL 回路の基準入力端の付加雑音又はループフィルタの入力端の付加雑音は、ループ特性に対応した低域通過フィルタを通った成分が出力の位相雑音として観測されることになる。位相雑音のパワーは、PLL ループの信号対雑音比に反比例する。

次に、VCO の内部雑音による位相揺らぎが PLL 出力信号の位相にどのように影響するかについて検討する (see: Heinrich Meyr and Gerd Ascheid;

"Synchronization in Digital Communications", vol. 1, John Wiley & Sons, 1990)。VCO の出力信号を

$$X_{VCO, noise} = A_c \cos(2\pi f_c t + \theta_p(t) + \Psi(t)) \quad (2.16)$$

と仮定する。ここで、 $\theta_p(t)$ は理想 VCO の位相である。内部の熱雑音などが $\Psi(t)$ を発生する。 $\Psi(t)$ は内部位相雑音であり、ランダムに VCO の位相を揺るがす。

図 19 は、VCO の内部位相雑音モデルを示している。理想 VCO の出力端での位相 $\theta_p(s)$ は

$$\theta_p(s) = K_{PD} K_{VCO} \frac{F(s)}{s} \Phi(s) \quad (2.17)$$

で与えられる。ここで、 $\Phi(t)$ は位相誤差であり、位相検出器の出力に対応する。

$$\Phi(s) = \theta_i(s) - \theta_o(s) = \theta_i(s) - (\theta_p(s) + \Psi(s)) \quad (2.18)$$

式(2.17)の $\theta_p(s)$ を式(2.18)に代入すると

$$\Phi(s) = \theta_i(s) - \left[\frac{K_{PD}K_{VCO}F(s)}{s} \Phi(s) + \Psi(s) \right] \quad (2.19)$$

となる。整理すると

$$\Phi(s) = \frac{1}{1 + \frac{K_{PD}K_{VCO}F(s)}{s}} (\theta_i(s) - \Psi(s)) \quad (2.20.1)$$

となる。式(2.13)を式(2.20.1)に代入すると

$$\Phi(s) = (1 - H(s))(\theta_i(s) - \Psi(s)) \quad (2.20.2)$$

を得る。従って、VCOの内部雑音による位相揺らぎは

$$\sigma_{\Phi}^2 = \frac{1}{\pi} \int_0^{\infty} |1 - H(f)|^2 G_{\Psi\Psi}(f) df \quad (2.21)$$

となる。即ち、VCOの内部位相雑音は、高域通過フィルタを通った成分がPLL回路の出力信号の位相雑音として観測されることになる。この高域通過フィルタはループの位相誤差伝達関数に対応する。

このように、VCOの内部熱雑音はVCOの発振波形の位相雑音になる。さらに、ループ位相誤差に対応する高域通過フィルタを通った成分が出力の位相雑音として観測されることになる。

PLL 回路の付加雑音や VCO の内部熱雑音は、VCO の発振波形の位相雑音に変換される。発生ブロックから PLL 回路の出力までのパスに対応して、低周波成分又は高周波成分の位相雑音として観測される。従って、PLL 回路の雑音は VCO の発振波形の位相に揺らぎを与える効果を持つことが分かる。これは、VCO 入力端の電圧変動と等価である。この発明においては、VCO の入力端に付加雑音を加え、VCO の発振波形の位相をランダムに変調することによりジッタをシミュレーションする。図 20 はジッタをシミュレーションする方法を示している。

次に、クロックのジッタを測定する手法について説明する。ピークジッタは時間領域で測定され、RMS ジッタは周波数領域で測定される。これらのジッタ測定手法は従来 10 分程度のテスト時間を要する。一方、VLSI のテストでは、テスト項目当たり 100msec 程度のテスト時間しか割り当てられない。従って、従来のジッタ測定手法は VLSI の製造ラインでのテストには適用できない。

ジッタ測定手法の研究においてゼロクロスは重要な概念である。周期測定の観点から、波形のゼロクロスとその基本波のゼロクロスの関係について考える。「波形の基本波は元の波形のゼロクロス情報を保持している」ことを証明する。この発明では基本波のこの性質を「ゼロクロスの定理」と呼ぶことにする。図 21 に示すデューティ比 50% の理想クロック波形 $X_{d50\%}(t)$ を例に取って説明する。このクロック波形の周期を T_0 とすると、その Fourier 変換は

$$S_{d50\%}(f) = \sum_{k=-\infty}^{+\infty} \frac{2\sin\left(\frac{\pi k}{2}\right)}{k} \delta(f - kf_0) \quad (3.1)$$

となる（例えば文献 c 1 を参照）。即ち、基本波の周期はクロックの周期に等しい。

$$T_0 = \frac{1}{f} \delta(f - f_0) \quad (3.2)$$

クロック信号の基本波を抽出すると、そのゼロクロスは元のクロック波形のゼロクロスに対応する。従って、基本波のゼロクロスからクロック波形の周期を推定できる。このとき、いくつかの高調波を加えても周期の推定精度は向上しない。ただし、高調波と周期の推定精度については後で検証する。

次に、Hilbert 変換と解析信号 (analytic signal) について説明する (例えば文献 c 2 を参照)。

式(3.1)から分かるように、波形 $X_a(t)$ の Fourier 変換を計算すると、正の周波数と負の周波数にわたるパワースペクトル $S_{aa}(f)$ が得られる。これは両側スペクトル (two-sided power spectrum) と呼ばれる。負の周波数のスペクトルは正の周波数のスペクトルを $f = 0$ の軸に関して折り返した鏡映である。従って、両側スペクトルは $f = 0$ の軸に関して対称である。即ち、 $S_{aa}(-f) = S_{aa}(f)$ 。しかし、負の周波数のスペクトルを観測することはできない。負の周波数成分をゼロにカットし、観測できる正の周波数成分を 2 倍にしたスペクトル $G_{aa}(f)$ も定義できる。これは、片側スペクトル (one-sided power spectrum) と呼ばれる。

$$\begin{aligned} G_{aa}(f) &= 2S_{aa}(f) & f > 0 \\ G_{aa}(f) &= 0 & f < 0 \end{aligned} \quad (3.3.1)$$

$$G_{aa}(f) = S_{aa}(f) [1 + \operatorname{sgn}(f)] \quad (3.3.2)$$

ここで、 $\operatorname{sgn}(f)$ は符号関数である。 f が正のとき +1 の値を取り、負の f に対しては -1 の値を取る。この片側スペクトルが、解析信号 $z(t)$ のスペクトルに対応する。解析信号 $z(t)$ を時間領域で表すと

$$z(t) = x_a(t) + j\hat{x}_a(t) \quad (3.4)$$

$$\hat{x}_a(t) = H[x_a(t)] = \frac{1}{\pi} \int_{-\infty}^{+\infty} \frac{x_a(\tau)}{t - \tau} d\tau \quad (3.5)$$

となる。実数部は元の波形 $x_a(t)$ に対応する。虚数部は元の波形の Hilbert 変換 $\bar{x}_a(t)$ で与えられる。式 (3.5) で示したように、ある波形 $x_a(t)$ の Hilbert 変換 $\bar{x}_a(t)$ は、波形 $x_a(t)$ と $\frac{1}{\pi t}$ の畳込み (convolution) で与えられる。

この発明で扱う波形の Hilbert 変換を求めてみる。最初に、コサイン波の Hilbert 変換を導出する。

$$\begin{aligned} H[\cos(2\pi f_0 t)] &= -\frac{1}{\pi} \int_{-\infty}^{+\infty} \frac{\cos(2\pi f_0 \tau)}{\tau - t} d\tau = -\frac{1}{\pi} \int_{-\infty}^{+\infty} \frac{\cos(2\pi f_0 (y + t))}{y} dy \\ &= -\frac{1}{\pi} \left[\cos(2\pi f_0 t) \int_{-\infty}^{+\infty} \frac{\cos(2\pi f_0 y)}{y} dy - \sin(2\pi f_0 t) \int_{-\infty}^{+\infty} \frac{\sin(2\pi f_0 y)}{y} dy \right] \end{aligned}$$

第 1 項の積分はゼロ、第 2 項の積分は π であるから、

$$H[\cos(2\pi f_0 t)] = \sin(2\pi f_0 t) \quad (3.6)$$

となる。同様に

$$H[\sin(2\pi f_0 t)] = -\cos(2\pi f_0 t) \quad (3.7)$$

である。

次に、クロック波形に対応する方形波の Hilbert 変換を導出する。(例えば文献 c3 を参照)。図 2 1 の理想クロック波形の Fourier 級数は

$$x_{d50\%}(t) = \frac{1}{2} + \frac{2}{\pi} \left[\cos \frac{2\pi}{T_0} t - \frac{1}{3} \cos 3 \frac{2\pi}{T_0} t + \frac{1}{5} \cos 5 \frac{2\pi}{T_0} t - \dots \right] \quad (3.8)$$

である。Hilbert 変換は、式 (3.6) を用いると

$$H[x_{d50\%}(t)] = \frac{2}{\pi} \left[\sin \frac{2\pi}{T_0} t - \frac{1}{3} \sin 3 \frac{2\pi}{T_0} t + \frac{1}{5} \sin 5 \frac{2\pi}{T_0} t - \dots \right] \quad (3.9)$$

となる。図 2 2 はクロック波形とその Hilbert 変換の例を示す。これらの波形は、それぞれ第 11 次までの部分和である。この例の周期 T_0 は 20 nsec である。

解析信号 $z(t)$ は、J. Dugundji が波形の包絡線 (envelope) を一意的に求めるために導入した。(例えば文献 c4 を参照)。解析信号を極座標表示で表すと

$$z(t) = A(t)e^{j\Theta(t)} \quad (3.10.1)$$

$$A(t) = \sqrt{x_a^2(t) + \hat{x}_a^2(t)} \quad (3.10.2)$$

$$\Theta(t) = \tan^{-1} \left[\frac{\hat{x}_a(t)}{x_a(t)} \right] \quad (3.10.3)$$

となる。 $A(t)$ は $X_a(t)$ の包絡線を表す。このため、J. Dugundji は $z(t)$ をプリ包絡線 (pre-envelope) と呼んでいる。 $\Theta(t)$ は $X_a(t)$ の瞬時位相 (instantaneous phase) を表す。この発明のジッタ測定手法は、この瞬時位相を推定する方法が核となる。

測定した波形を複素数として扱うと、その包絡線や瞬時位相を簡単に求めることができる。Hilbert 変換は、波形を解析信号へ変換するためのツールである。次のアルゴリズム 1 の手順により解析信号を得ることができる。

アルゴリズム 1 (実波形を解析信号に変換する手順)

1. 高速 Fourier 変換を用いて波形を周波数領域へ変換する。
2. 負の周波数成分をゼロにカットし、正の周波数成分を 2 倍にする。
3. 高速 Fourier 逆変換を用いてスペクトルを時間領域へ変換する。

次に、位相を連続位相に変換する位相アンラップの方法を概説する。

位相アンラップ手法は複素ケプストラム (complex cepstrum) を求めるために提案されたものである。(例えば文献 c5 を参照)。複素対数関数 $\log(z)$ を $e^{\log(z)} = z$ となる任意の複素数と定義すると、

$$\log(z) = \log|z| + j\text{ARG}(z) \quad (3.11)$$

となる (例えば文献 c 6 を参照)。時間波形 $X_a(n)$ の Fourier 変換を $S_a(e^{j\omega})$ とする。その対数振幅スペクトル $\log|S_a(e^{j\omega})|$ と位相スペクトル $\text{ARG}[S_a(e^{j\omega})]$ を複素スペクトルの実数部と虚数部に対応させ、Fourier 逆変換を行なうと、複素ケプストラム $c_a(n)$ が得られる。

$$\begin{aligned} c_a(n) &= \frac{1}{2\pi} \int_{-\pi}^{+\pi} \log[S_a(e^{j\omega})] e^{j\omega n} d\omega \\ &= \frac{1}{2\pi} \int_{-\pi}^{+\pi} \left\{ \log|S_a(e^{j\omega})| + j\text{ARG}[S_a(e^{j\omega})] \right\} e^{j\omega n} d\omega \quad (3.12) \end{aligned}$$

ここで、ARG は位相の主値を表す。位相の主値は、区間 $[-\pi, +\pi]$ で定義される。第 2 項の位相スペクトルには $-\pi$ と $+\pi$ に不連続点が存在する。この不連続点の影響が Fourier 逆変換を通じて時間領域全体に拡散するため、複素ケプストラムを正しく求められない。位相を連続位相に変換するため、アンラップ位相 (unwrapped phase) が導入された。アンラップ位相は、位相の導関数を積分することにより一意的に与えられる。

$$\arg[S_a(e^{j\omega})] = \int_0^{\omega} \frac{d\text{ARG}[S_a(e^{j\eta})]}{d\eta} d\eta$$

$$(3.13.1)$$

$$\arg[S_a(e^{j0})] = 0 \quad (3.13.2)$$

ここで、 \arg はアンラップ位相を表す。Ronald W. Schafer や Donald G. Childers により、周波数領域の位相スペクトルから不連続点を除き、アンラップ位相を求めるアルゴリズムが開発された（例えば文献 c 7 を参照）。

アルゴリズム 2 :

- 1 $\text{ARG}(0) = 0, C(0) = 0$
- 2
$$C(k) = \begin{cases} C(k-1) - 2\pi, & \text{if } \text{ARG}(k) - \text{ARG}(k-1) > \pi \\ C(k-1) + 2\pi, & \text{if } \text{ARG}(k) - \text{ARG}(k-1) < -\pi \\ C(k-1), & \text{otherwise.} \end{cases}$$
- 3 $\arg(k) = \text{ARG}(k) + C(k)$

上記アルゴリズム 2 によりアンラップ位相を求める。まず、隣り合う位相の主値の差を求めて不連続点が存在するか否かを判断する。不連続点が存在するときには、主値に $\pm 2\pi$ を加え、位相スペクトルから不連続点を除いていく（文献 c 7 を参照）。

上記アルゴリズム 2 においては、隣り合う位相の変化は π より小であると仮定している。即ち、位相スペクトルを観測するときの周波数分解能は十分小である必要がある。ところが、極（共振周波数）近傍の周波数では隣り合う位相が π より大きく変化する。位相スペクトルを観測するときの周波数分解能が粗いと、位相が 2π 以上増加したのか減少したのかを判定できなくなる。その結果、アンラップ位相を正しく求めることができない。この課題は、Jose M. Tribolet により解決された。即ち、式(3.12)の位相の導関数積分を台形則による数値積分で近似し、 2π 以上増加したか減少したかを判定できる位相推定値が求まるまで、積分区間の分割幅を適応的に細かくしていく手法を提案した（例えば文献 c 8 を参照）。このようにして、次式

$$\arg[S_a(e^{j\Omega})] = \text{ARG}[S_a(e^{j\Omega})] + 2\pi l(\Omega) \quad (3.14)$$

の整数 l を求める。Tribolet のアルゴリズムは、Kuno P. Zimmermann により時間領域の位相アンラップアルゴリズムへ拡張されている（例えば文献 c 9 を参照）。

この発明では、時間領域の瞬時位相波形から $-\pi$ と $+\pi$ の不連続点を除き、連続位相に変換するためにこの位相アンラップを用いる。時間領域で一意的に位相アンラップを行えるための標準化条件は後で検討することにする。

次に、連続位相からリニア位相を求めるために利用する線形トレンド推定法について概説する（例えば、文献 c 10 及び c 11 を参照）。

目標は、位相データ y_i に適合するリニア位相

$$g(x) = a + bx \quad (3.15)$$

を見つけることである。ここで、 a と b は求める定数である。 $g(x_i)$ と各データ (x_i, y_i) の間の 2 乗誤差 R は

$$R = \sum_{i=1}^L (y_i - a - bx_i)^2 \quad (3.16)$$

で与えられる。ここで、 L は位相データの数である。2 乗誤差を最小にするリニア位相を求める。式(3.16)の未知定数 a と b についての偏微分を計算し、ゼロと置く

$$\frac{\partial R}{\partial a} = \sum_{i=1}^L (y_i - a - bx_i) = 0 \quad (3.17.1)$$

$$\frac{\partial R}{\partial b} = \sum_{i=1}^L x_i (y_i - a - bx_i) = 0 \quad (3.17.2)$$

が得られる。変形すると

$$\begin{bmatrix} L & \sum x_i \\ \sum x_i & \sum x_i^2 \end{bmatrix} \begin{bmatrix} a \\ b \end{bmatrix} = \begin{bmatrix} \sum y_i \\ \sum x_i y_i \end{bmatrix} \quad (3.18)$$

となる。従って、

$$\begin{bmatrix} a \\ b \end{bmatrix} = \frac{1}{L \sum x_i^2 - (\sum x_i)^2} \begin{bmatrix} \sum x_i^2 & -\sum x_i \\ -\sum x_i & L \end{bmatrix} \begin{bmatrix} \sum y_i \\ \sum x_i y_i \end{bmatrix} \quad (3.19)$$

となる。即ち、

$$a = \frac{\sum x_i^2 \sum y_i - \sum x_i \sum x_i y_i}{L \sum x_i^2 - (\sum x_i)^2} \quad (3.20.1)$$

$$b = \frac{L \sum x_i y_i - \sum x_i \sum y_i}{L \sum x_i^2 - (\sum x_i)^2} \quad (3.20.2)$$

から、リニア位相を推定することができる。

この発明では、連続位相からリニア位相を推定するときに、線形トレンド推定法を用いる。

以上の説明で明白なように、従来のジッタ測定手法においては、ピークジッタはオシロスコープを用いて時間領域で測定され、RMS ジッタはスペクトラム・アナライザを用いて周波数領域で測定されている。

時間領域におけるジッタ測定手法においてはクロック信号のピークジッタ J_{pp} は時間領域において測定される。ゼロクロス間の相対的ゆらぎがピークジッタ J_{pp} として問題となる。よって例えばコンピュータなどにおけるクロック信号の図 8 1 a に示すように、ジッタのないクロック信号が点線の波形の時、ジッタがあるクロック信号はその例えば各立上り点についてみると点線波形の立上りを中心にその前後にゆらぐ、その各 1 つの立上り点から次の立上り点の間隔 T_{int} がゆらぎ、この瞬時間隔 T_{int} をピークジッタ J_{pp} として求められる。図 2 3 及び図 2 4 にオシロスコープを用いたピークジッタ測定例と測定系をそれぞれ示す。位相検出器の基準入力へ被試験クロック信号を印加する。ここで、位相検出器と信号発生器は位相同期ループを構成する。信号発生器の信号を被試験クロック信号に同期させ、トリガー信号としてオシロスコープへ供給する。この例では、クロック信号の立ち上がりエッジのジッタを観測している。四角いゾーンを用いて、信号がクロスするレベルを指定する。ジッタは、「被試験クロック信号がこの指定レベルをクロスする時間」と「トリガー信号が与える基準時間」の時間差の変動成分として測定される。この方式は測定に時間を要する。このため、被試験クロック信号の周波数ドリフトが測定に影響しないように、トリガー信号を被試験クロック信号に位相同期させる必要がある。

時間領域におけるジッタ測定は、信号があるレベルを横切る時刻の揺らぎを測定することに対応する。この発明ではこれをゼロクロス法と呼ぶ。波形変化率はゼロクロスにおいて最大となるから、時刻測定のタイミング誤差は最小となる。

$$\Delta t = \left| \frac{\Delta A}{A 2\pi f_0 \sin(2\pi f_0 t)} \right| \geq \frac{\Delta A}{2\pi f_0 A} \quad (3.21)$$

図 2 5 (a) に、小さい円で波形のゼロクロスを示す。ある立ち上がりエッジのゼロ振幅をクロスする時刻 t_i から、次の立ち上がりエッジのゼロ振幅をクロスするまでの時刻 t_{i+2} までの時間間隔は、このコサイン波の周期を与える。図 2 5 (b) はゼロクロスから求めた瞬時周期 p_{inst} を示す（隣り合うゼロクロス t_{i+1} と t_{i+2} から求めた）。瞬時周波数 f_{inst} は p_{inst} の逆数で与えられる。

$$p_{inst}(t_{i+2}) = t_{i+2} - t_i, p_{inst}(t_{i+2}) = 2(t_{i+2} - t_{i+1}) \quad (3.22.1)$$

$$f_{inst}(t_{i+2}) = 1/p_{inst}(t_{i+2}) \quad (3.22.2)$$

時間領域におけるジッタ測定の問題点を述べる。ジッタ測定のため、オシロスコープを用いて被試験クロック信号 $x_c(t)$

$$x_c(t) = A_c \cos(2\pi f_c t + \theta_c + \Delta\phi(t)) \quad (3.23)$$

をその立ち上がりエッジをゼロクロスのタイミングで捕捉する。これは、次の位相角の条件

$$2\pi f_0 t_{3\pi/2} + \theta_c + \Delta\phi(t_{3\pi/2}) = \pm 2m\pi + \frac{3\pi}{2} \quad (3.24)$$

を満たす $x_c(t)$ のみが収集されることを意味する。立ち上がりエッジのゼロクロスに対応するサンプルの確率密度関数は

$$\left| \frac{1}{2\pi \sqrt{A_c^2 - x_c^2(t)}} \right|_{x_c(t)=0} \quad (3.25)$$

で与えられる（例えば文献 c 10 を参照）。従って、被試験クロック信号をランダムに標準化して N ポイントの位相雑音 $\Delta\phi(t_{3\pi/2})$ を集めるのに要する時間は

$$(2\pi A_c)(NT_0) \quad (3.26)$$

となる。即ち、ゼロクロスのサンプルしかジッタ推定に利用できないため、通常の測定に比べて少なくとも $(2\pi A_c)$ 倍のテスト時間を必要とする。

図 26 に示すように、ゼロクロス法によりサンプリングされ得る位相雑音の集合の大きさは、位相雑音の全集合の大きさより小さい。従って、推定し得るピークジッタ $J_{pp, 3\pi/2}$ は真のピークジッタ J_{pp} 以下である。

$$J_{pp} = \max_k(\Delta\phi(k)) - \min_l(\Delta\phi(l))$$

$$J_{pp, 3\pi/2} \leq J_{pp} \quad (3.27)$$

ゼロクロス法の最大の欠点は、被測定信号の周期と独立に周期測定の時間分解能を選べないことである。この方式の時間分解能は、被測定信号の周期、即ち、ゼロクロス、によって決められてしまう。図 27 は、立ち上がりエッジのゼロクロスを複素平面上にプロットしたものである。ゼロクロス法のサンプルは、矢印で示した 1 ポイントのみであり、周期当たりのサンプル数を増やすことはできない。立ち上がりエッジのゼロクロスに n_i という番号を与えると、ゼロクロス法は

$$n_i(2\pi) \quad (3.28)$$

なる位相差を測定している。その結果、ゼロクロス法で測定した瞬時周期は、図 25 (b) に示したように、ステップ関数を用いた粗い近似になる。

1988 年、David Chu はタイムインターバルアナライザを発明した (例えば文献 c 1 2 及び c 1 3 を参照)。これは、被測定信号のゼロクロス $n_i(2\pi)$ の整数値 n_i を計数するとき、経過時間 t_i も同時に計数するものである。この方法により、経過時間に対しゼロクロスの時間変動をプロットすることが可能になった。さらに、 (t_i, n_i) を用いると測定データの間をスプライン関数 (spline functions)

で滑らかに補間できる。その結果、高い次数で近似された瞬時周期を観測できるようになった。しかし、David Chu のタイムインターバルアナライザも、被測定信号のゼロクロス測定に基づいていることに注意する必要がある。スプライン関数で補間することにより物理的意味を解釈し易くしているが、これは瞬時周期の近似の度を上げていくにすぎない。何故ならば、ゼロクロスの間に存在するデータは依然として、測定されていないからである。即ち、タイムインターバルアナライザもゼロクロス法の限界を超えるものではない。この瞬時データを補間する方式に対する反例は後述する。

次に、周波数領域におけるジッタ測定法について記載する。

クロック信号の RMS ジッタ J_{RMS} は周波数領域において測定される。例えばデータ通信において理想タイミングポイントからのずれが RMS ジッタ J_{RMS} として問題となる。よって図 8 1 b に示すように、ジッタのない方形波信号が点線波形の場合、ジッタがある場合、その立上りのタイミングがゆらぐが、正規の立上り点（点線）に対する実際の立上り点（実線）のずれ幅が RMS ジッタ J_{RMS} として求められる。図 2 8 及び図 2 9 にスペクトラム・アナライザを用いた RMS ジッタ測定例と測定系をそれぞれ示す。被試験クロック信号を基準周波数として位相検出器へ入力する。ここで、位相検出器と信号発生器は位相同期ループを構成する。位相検出器で検出した被試験クロック信号と信号発生器からの信号の位相差信号をスペクトラム・アナライザへ入力し、位相雑音スペクトル密度関数を観測する。図 2 8 に示す位相雑音スペクトル曲線より下側の面積が RMS ジッタ J_{RMS} に対応する。周波数軸は、クロック周波数からのオフセット周波数を表している。即ち、0 Hz はクロック周波数に対応する。

位相検出器から、式(3.23)の被試験クロック信号 $x_c(t)$ と基準信号

$$x_{\text{ref}}(t) = A \cos(2\pi f_c t + \theta_0) \quad (3.29)$$

の位相差信号 $\Delta\phi(t)$ が出力される。このとき被試験位相同期ループ回路（PLL 回路）へ印加している基準信号は一定周期であるから、位相差信号 $\Delta\phi(t)$ は位相雑音波形に対応する。 $\Delta\phi(t)$ を有限時間 T の間観測し、周波数領域に変換すると、

位相雑音パワースペクトル密度関数 $G_{\Delta\phi\Delta\phi}(f)$ が得られる。

$$S_{\Delta\phi}(f) = \int_0^T \Delta\phi(t) e^{-2\pi f t} dt \quad (3.30)$$

$$G_{\Delta\phi\Delta\phi}(f) = \lim_{T \rightarrow \infty} \frac{2}{T} E[S_{\Delta\phi}(f)]^2 \quad (3.31)$$

Parseval の定理から、位相雑音波形の 2 乗平均値 (mean square value) は

$$E[\Delta\phi^2(t)] = \lim_{T \rightarrow \infty} \frac{1}{T} \int_0^T \Delta\phi^2(t) dt = \int_0^\infty G_{\Delta\phi\Delta\phi}(f) df \quad (3.32)$$

となる (例えば文献 c 1 4 参照)。即ち、パワースペクトルの和を測定することにより、位相雑音波形の 2 乗平均値を推定できることが分かる。2 乗平均値の正の平方根 (実効値) を RMS (root mean square) ジッタ J_{RMS} と呼ぶ。

$$J_{\text{RMS}} = \sqrt{\int_0^{f_{\text{MAX}}} G_{\Delta\phi\Delta\phi}(f) df} \quad (3.33)$$

平均値がゼロのとき、2 乗平均値は分散と等価であり、RMS ジッタは標準偏差に等しい。

図 2 8 に示したように、 J_{RMS} はクロック周波数近傍の $G_{\Delta\phi\Delta\phi}(f)$ の和で正確に近似され得る (例えば文献 c 1 5 参照)。実際は、式 (3.33) において加算する $G_{\Delta\phi\Delta\phi}(f)$ の周波数の上限値 f_{MAX} は $(2 f_c - \epsilon)$ である。何故ならば、クロック周波数より広い周波数範囲の $G_{\Delta\phi\Delta\phi}(f)$ を加算すると、クロック周波数の高調波も J_{RMS} に含まれてしまうからである。

周波数領域における RMS ジッタ測定には、位相検出器と位相雑音が小さい信号発生器、スペクトラム・アナライザを必要とする。式 (3.33) や図 2 8 から分かる

ように低い周波数範囲を周波数掃引して位相雑音スペクトルを測定する。このため、10 分程度の測定時間を必要とし、マイクロプロセッサのテストには適用できない。さらに、周波数領域における RMS ジッタ測定では、位相情報が失われてしまっているため、ピークジッタを推定できない。

このように、従来のジッタ測定手法においては、ピークジッタはオシロスコープを用いて時間領域で測定される。時間領域でのジッタ測定の基本は、ゼロクロス法である。その最大の欠点は、被測定信号の周期と独立に周期測定の時間分解能を小さくできないことである。このため、被測定信号のゼロクロス $n_i(2\pi)$ の整数値 n_i とその経過時間 t_i を同時に計数するタイムインターバルアナライザが発明された。しかし、ゼロクロスの間に存在するデータは測定されていない。即ち、タイムインターバルアナライザもゼロクロス法の限界を超えるものではない。

一方、RMS ジッタはスペクトラム・アナライザを用いて周波数領域で測定される。位相情報は失われてしまっているため、ピークジッタを推定できない。

その上、時間領域でのジッタ測定も周波数領域での RMS ジッタ測定も、10 分程度の測定時間を必要とする。VLSI のテストでは、テスト項目当たり 100msec 程度のテスト時間しか割り当てられない。従って、従来のジッタ測定手法は VLSI の製造プロセスでのテストには適用できないという重大な欠点があった。

マイクロコンピュータのクロック周波数は 5 年毎に約 2.5 倍の割合でより高い周波数へシフトしている。したがって、クロックジッタ測定手法も測定時間分解能についてスケラブルでなければ、マイクロコンピュータのクロックジッタを測定できなくなってしまう。従来、ピークジッタはオシロスコープやタイムインターバルアナライザをもちいて時間領域で測定されている。より高い周波数のクロック信号のピークジッタをこれらの測定器をもちいて測定するには、サンプリングレート（1 秒あたりのサンプル数）を大きくしたり、サンプリングインターバルを小さくする必要がある。すなわち、ハードウェアを少なくとも 5 年毎に再度開発する必要がある。

CD や DVD におけるジッタ測定の課題を説明する。CD や DVD は、光ビームをディスクに集光し、ビットから戻ってくる反射光を光ピックアップで検出し、フォトダイオードで RF 信号（電気信号）に変換する。ディスク上のビットは、その

長さ方向に少々長く伸びたり、短く縮んだりした状態で形成されている。この結果、RF 信号の立ち上がり立ち下がり特性が非対称になってしまう（デューティ比）。たとえば、オシロスコープをもちいて、RF 信号のアイパターンを観測すると、中心が y 軸にそってズレてしまう。したがって、ディスクのジッタを評価するには、RF 信号の立ち上がりエッジと立ち下がりエッジを区別する必要がある。スペクトラム・アナライザをもちいた RMS ジッタ測定においては、RF 信号の立ち上がりエッジと立ち下がりエッジを区別できない。

また先にも述べたように、マイクロコンピュータのクロック周波数は 5 年毎に約 2.5 倍の割合で高くなっている。より高い周波数のクロック信号のピークジッタを測定するにはデジタルオシロスコープに入力するための AD 変換器として、クロック信号が高速になる毎に、高速動作し、かつ 8 ビット以上の分解能を必要とした。

この発明の 1 つの目的は、100msec 程度の短いテスト時間でピークジッタあるいは RMS ジッタを測定できるジッタ測定方法及び装置を提供することである。

この発明の他の目的は、従来の RMS ジッタ測定やピークジッタ測定で得られたデータを利用することができるジッタ測定方法及び装置を提供することである。

この発明の更に他の目的はスケーラブルなジッタ測定装置及び方法を提供することにある。

この発明の更に他の目的は波形の立ち上りエッジ又は立ち下りエッジに対応したピークジッタ又は／及び RMS ジッタを測定できるジッタ測定装置及び方法を提供することにある。

この発明の更に他の目的は AD 変換器を必要としないジッタ測定装置を提供することにある。

この発明の更に他の目的は図 24 に示した従来のゼロクロス方式のピークジッタ測定方法及び／又は図 29 に示した位相検出方式の RMS ジッタ測定方法と互換性のあるジッタ測定装置を提供することにある。

この発明の更に他の目的はサイクル・トゥ・サイクルジッタを測定できるジッタ測定装置を提供することにある。

この発明の更に他の目的はジッタのヒストグラムを測定できるジッタ測定装置

を提供することにある。

発明の開示

上記目的を達成するために、この発明の一面においては、解析信号変換手段を用いて被測定波形 $x_s(t)$ を複素数の解析信号に変換し、この解析信号の瞬時位相からリニア位相を除去した変動項、つまり位相雑音波形 $\Delta\phi(t)$ をリニア位相除去手段により得、この位相雑音波形から被測定波形のジッタをジッタ検出手段で求めるジッタ測定装置が提供される。

この発明の他の面においては、被測定波形 $x_s(t)$ を複素数の解析信号に変換する段階と、この解析信号の瞬時位相からリニア位相を除去した変動項、つまり位相雑音波形 $\Delta\phi(t)$ を推定する段階と、その位相雑音波形からジッタを求める段階とを含むジッタ測定方法が提供される。

上記位相雑音波形から RMS ジッタを求める。また上記位相雑音波形を解析信号の実数部のゼロクロス点付近をサンプリングし、そのサンプル位相雑音波形の差分波形を計算し、その差分位相雑音波形からピークジッタを求める。

被測定波形を分周器にて分周した後解析信号に変換するように構成して、スケラブルなジッタ測定装置及び方法が提供される。

この発明の更に他の面においては被測定波形は基準アナログ量とコンパレータで比較され、コンパレータの出力信号が解析信号に変換される。

図面の簡単な説明

図 1 はマイクロコンピュータのクロック周期と RMS ジッタとの関係を示す図である。

図 2 は Pentium とそのオンチップ・クロックドライバ回路を示す図である。

図 3 はコンピュータシステムと通信システムの PLL の比較を示す図である。

図 4 は PLL 回路の基本構成を示す図である。

図 5 は位相周波数検出器の一例を示すブロック図である。

図 6 は位相周波数検出器の状態遷移図である。

図 7 は周波数誤差が負のときの位相周波数検出器の動作波形を示す。

図 8 a はチャージポンプ回路を示す図である。図 8 b はチャージポンプ回路のスイッチ制御信号と出力電流の関係を示す図である。

図 9 a はループフィルタ回路を示す図である。図 9 b は図 9 a の回路へ入力された定電流と出力制御電圧との関係を示す図である。

図 1 0 は受動ラグフィルタを示す回路図である。

図 1 1 は VCO 回路の一例を示す。

図 1 2 はクロックのジッタの一例を示す。

図 1 3 はジッタの測定方法を説明するための図である。

図 1 4 は理想的発振器の出力信号のスペクトルを示す図である。

図 1 5 は位相雑音によるゼロクロスの変化を示す図である。

図 1 6 は位相雑音によるスペクトルの拡散を示す図である。

図 1 7 は入力端に雑音を付加した VCO 回路を示すブロック図である。

図 1 8 は入力端に雑音を付加した VCO 回路と等価な他の VCO 回路を示すブロック図である。

図 1 9 は内部位相雑音を有する VCO 回路を示すブロック図である。

図 2 0 はジッタをシミュレーションした PLL 回路を示すブロック図である。

図 2 1 は理想クロック波形を示す図である。

図 2 2 はクロック波形とその Hilbert 変換を示す波形図である。

図 2 3 は時間領域におけるピークジッタの測定例を示す図である。

図 2 4 はピークジッタの測定系を示す模式図である。

図 2 5 a はクロック信号のゼロクロス点を示す図である。図 2 5 b はそのゼロクロス点の瞬時周期を示す図である。

図 2 6 は位相雑音の集合とゼロクロス法により標本化され得る位相雑音の集合を示す図である。

図 2 7 は複素平面でのゼロクロスを示す図である。

図 2 8 は周波数領域における RMS ジッタの測定例を示す波形図である。

図 2 9 は RMS ジッタの測定系を示す模式図である。

図 3 0 a はランダム位相変調信号の実数部が取出される機能構成を示す図である。図 3 0 b は解析信号としてランダム位相変調信号が取出される機能構成を示す図である。

す図である。

図 3 1 は解析信号としての VCO の発振波形を示す図である。

図 3 2 はこの発明によるジッタ測定装置の第 1 の実施例を示すブロック図である。

図 3 3 はジッタ測定のための一定周波数信号を示す図である。

図 3 4 はこの発明によるジッタ測定装置を使用したジッタ測定システムを示す模式図である。

図 3 5 a は Hilbert 変換対生成器を示す図である。図 3 5 b は Hilbert 変換対生成器の入力波形を示す図である。図 3 5 c は Hilbert 変換対生成器の出力波形を示す図である。

図 3 6 a はクロック波形を示す図である。図 3 6 b は図 3 6 a のクロック波形を FFT したスペクトルを示す図である。図 3 6 c は図 3 6 b のスペクトルに対し帯域通過フィルタリングした図である。図 3 6 d は図 3 6 c スペクトルを逆 FFT した波形図である。

図 3 7 a は瞬時位相推定器の入力信号を示す図である。図 3 7 b は瞬時位相を示す図である。図 3 7 c はアンラップ位相を示す図である。図 3 7 d は瞬時位相推定器を示す図である。

図 3 8 a はリニア位相除去器の入力位相 $\phi(t)$ を示す図である。図 3 8 b はリニア位相除去器の出力 $\Delta\phi(t)$ を示す図である。図 3 8 c はリニア位相除去器を示す図である。

図 3 9 a は入力クロック波形を示す図である。図 3 9 b はその $\Delta\phi(t)$ 法の出力を示す図である。図 3 9 c はゼロクロス法の出力周期を示す図である。

図 4 0 a は解析信号変換手段に直行変調方式を用いたジッタ測定装置を示すブロック図である。図 4 0 b は入力段にヘテロダイン方式を用いたジッタ測定装置を示すブロック図である。

図 4 1 はゼロクロス法とこの発明の方法との標準化手法の相違を示す図である。

図 4 2 a は基本波スペクトルを示す図である。図 4 2 b はそのクロック波形を示す図である。

図 4 3 a は 1 次高調波までの部分和スペクトルを示す図である。図 4 3 b は

そのクロック波形を示す図である。

図 4 4 a はある次数までの復元波形から推定した周期の相対誤差を示す図である。図 4 4 b はある次数までの元のクロック波形の実効値に対する復元波形から推定した実効値の相対誤差を示す図である。

図 4 5 は MOS・FET のパラメータを示す図である。

図 4 6 はジッタがない PLL 回路を示すブロック図である。

図 4 7 a はジッタがない PLL 回路の VCO の入力における波形を示す図である。図 4 7 b はその出力における波形を示す図である。

図 4 8 a はジッタがない PLL 回路の VCO の出力波形を示す図である。図 4 8 b はその位相雑音の波形を示す図である。

図 4 9 a はジッタがない PLL 回路の位相雑音の瞬時周期を示す図である。図 4 9 b はその波形を示す図である。

図 5 0 はジッタがある PLL 回路を示すブロック図である。

図 5 1 a はジッタがある PLL 回路の VCO の入力における波形を示す図である。図 5 1 b はその出力における波形を示す図である。

図 5 2 a はジッタがある PLL 回路の VCO の出力波形を示す図である。図 5 2 b はその位相雑音の波形を示す図である。

図 5 3 a はジッタがある PLL 回路の位相雑音の瞬時周期を示す図である。図 5 3 b はその波形を示す図である。

図 5 4 a はスペクトル法により推定した RMS ジッタを示す図である。図 5 4 b は位相雑音波形推定法により推定した $\Delta\phi(t)$ を示す図である。

図 5 5 は RMS ジッタの推定値を比較する図である。

図 5 6 a はゼロクロス法により推定したピークジッタを示す図である。図 5 6 b は位相雑音波形推定法により推定したピークジッタを示す図である。

図 5 7 はピークジッタの推定値を比較する図である。

図 5 8 a はゼロクロス法により PLL クロックの瞬時周期を測定した結果を示す図である。図 5 8 b は $\Delta\phi(t)$ 法により推定した位相雑音を示す波形図である。

図 5 9 は分周されたクロックの RMS ジッタの推定値を比較する図である。

図 6 0 は分周されたクロックのピークジッタの推定値を比較する図である。

図 6 1 a は 3σ が 0.15V の時の位相雑音スペクトルを示す波形図である。図 6 1 b は 3σ が 0.10V の時の位相雑音スペクトルを示す波形図である。

図 6 2 は Hilbert 変換対の一例を示す波形図である。

図 6 3 は Hilbert 変換対の他の例を示す波形図である。

図 6 4 はピークジッタの相違を説明するための波形図である。

図 6 5 はピークジッタの推定値をプロットした図である。

図 6 6 a は遅延故障がない PLL 回路の VCO 入力を示す波形図である。図 6 6 b は遅延故障がない PLL 回路の PLL クロックを示す波形図である。

図 6 7 は解析信号変換手段 1 1 の具体例を示すブロック図である。

図 6 8 は瞬時位相推定器 1 2 およびニア位相除去器 1 3 の各具体例を示すブロック図である。

図 6 9 は解析信号変換器 1 1 の他の具体例と、スペクトル解析部を付加した例を示すブロック図である。

図 7 0 a は 2 分の 1 分周器を示す図である。図 7 0 b は図 7 0 a の分周器の入力波形 T と出力波形 Q を示す図である。

図 7 1 は分周したクロック波形のジッタをデジタルオシロスコープで測定するシステム構成を示すブロック図である。

図 7 2 は図 7 1 のシステムで測定したピークジッタと、分周器の分周数 N との関係を示す図である。

図 7 3 は図 7 1 のシステムで測定した RMS ジッタと分周器の分周数 N との関係を示す図である。

図 7 4 は分周したクロック波形のジッタを、 $\Delta\phi$ 評価器を用いてジッタを測定するシステムの構成を示すブロック図である。

図 7 5 は図 7 4 のシステムで測定したピークジッタと分周器の分周数 N との関係を示す図である。

図 7 6 は図 7 4 のシステムで測定した RMS ジッタと分周器の分周数 N との関係を示す図である。

図 7 7 は正弦波に近いクロック信号をアナログデジタル変換器とコンパレータへそれぞれ供給してそれぞれピークジッタを測定した結果を示す図である。

図 7 8 は正弦波に近いクロック信号をアナログデジタル変換器とコンパレータにそれぞれ供給して、それぞれ RMS ジッタを測定した結果を示す図である。

図 7 9 は方形波状クロック信号をアナログデジタル変換器とコンパレータのそれぞれ供給してそれぞれピークジッタを測定した結果を示す図である。

図 8 0 は方形波状クロック信号をアナログデジタル変換器とコンパレータへそれぞれ供給してそれぞれ RMS ジッタを測定した結果を示す図である。

図 8 1 a はゼロクロスの相対時間のジッタを示す図である。図 8 1 b は理想タイミングに対するジッタを示す図である。

図 8 2 はピークジッタの測定にこの発明を適用した実施例の機能構成を示すブロック図である。

図 8 3 は図 8 2 に示した実施例における近似ゼロクロス点と位相雑音波形のサンプルと、その差分を示す図である。

図 8 4 は従来のタイムインターバル解析装置を用いたピークジッタの測定実験の構成を示す図である。

図 8 5 は図 8 2 に示した実施例の装置を用いたピークジッタの測定実験の構成を示す図である。

図 8 6 はピークジッタの測定実験結果をジッタのピーク値により示す図である。

図 8 7 はピークジッタの測定実験結果をジッタの自乗平均値により示す図である。

図 8 8 はこの発明の更に他の実施例を示す図である。

図 8 9 は RMS ジッタの測定実験結果をジッタのピーク値により示す図である。

図 9 0 は RMS ジッタの測定実験結果をジッタの自乗平均値により示す図である。

図 9 1 はサイクル・トゥ・サイクルジッタの測定にこの発明を適用した実施例を示す図である。

図 9 2 はサイクル・トゥ・サイクルジッタの測定実験の結果を示す図である。

図 9 3 は従来装置により測定したサイン波ジッタのヒストグラムを示す図である。

図 9 4 は図 8 2 に示した実施例により測定したサイン波ジッタのヒストグラムを示す図である。

図 9 5 は図 6 8 に示した実施例により測定した位相雑音波形 $\Delta\phi(t)$ のヒストグラムを示す図である。

図 9 6 は図 9 1 に示した実施例により測定したサイクル・ツウ・サイクルジッタのヒストグラムを示す図である。

図 9 7 は従来装置により測定したランダムジッタのヒストグラムを示す図である。

図 9 8 は図 8 2 に示した実施例により測定したランダムジッタのヒストグラムを示す図である。

図 9 9 a は解析信号実数部の波形を示す図である。図 9 9 b は位相雑音波形とそのゼロクロスサンプル値を示す図である。図 9 9 c は $T_s = T_{in}$ の場合の差分計算により求めたピークジッタを示す図である。

図 1 0 0 は $T_s < T_{in}$ の場合の差分計算に必要な各位相雑音波形 $\Delta\phi(t)$ のサンプリング時点と、そのサンプル値とその差分値が得られた時点の関係を示す図である。

図 1 0 1 a は解析信号実数部の波形を示す図である。図 1 0 1 b は位相雑音波形とこのゼロクロスサンプル値を示す図である。図 1 0 1 c は $T_s = 1$ 、 $T_{in} = 17$ の場合の差分計算により求めたピークジッタを示す図である。

図 1 0 2 a はサイン波ジッタについて $T_s = T_{in}$ の場合に求めたピークジッタを示す図である。図 1 0 2 b はサイン波ジッタについて、 $T_s = 1$ 、 $T_{in} = 17$ の場合に求めたピークジッタを示す図である。

図 1 0 3 a は通常の AD 変換を行う場合の構成を示す図である。図 1 0 3 b はアンダーサンプリングで AD 変換を行う場合の構成を示す図である。

図 1 0 4 a は入力信号を、その高周波状態で通常のサンプリングをしたサンプル値系列の波形を示す図である。図 1 0 4 b は入力信号をアンダーサンプリングしたサンプル値系列を示す図である。

図 1 0 5 a は図 1 0 4 a のサンプル値系列のスペクトラムを示す図である。図 1 0 5 b は図 1 0 4 b のサンプル値系列のスペクトラムを示す図である。

発明を実施するための最良の形態

PLL 回路の研究開発では従来のジッタ測定手法が依然として利用されており、テスト段階のデータと開発段階のデータの互換性は重要な問題となる。特に、短期間で設計変更を行ったり、プロセスを改良して歩留まりの向上を実現するためには、テスト結果を共有できるテスト手法がキープポイントになる。この観点から、この発明はクロックテストの手法として妥当である方法及び装置を提供するものである。

RMS ジッタとの互換性を実現するには、周波数領域において位相雑音パワースペクトルの形状が保存されなければならない。これは、既に論じた解析信号を用いれば解決できる。次に、ピークジッタ測定との互換性を実現するには、波形のゼロクロスと保存する手法が必要である。ところで、既に明示したように、クロック波形の基本波は元のクロックのゼロクロス情報を保持している（「ゼロクロスの定理」）。従って、ピークジッタ測定のためには、クロック波形の基本波のみを利用して位相角を推定すればよい。例えば、上記式(2.5.2)又は式(3.23)はこの基本波に対応する。

式(2.5.2)又は式(3.23)から、位相雑音波形 $\Delta\phi(t)$ はクロック周波数に対応する搬送波の位相をランダムに変化させていると解釈できる。このランダム位相変調の結果、搬送波の周期が揺らぎ、よって、ジッタが生じる。実際に観測可能な量は、図30(a)に示すように、ランダム位相変調信号の実数部のみである（例えば文献c16を参照）。しかし、もし虚数部を同時に観測できれば、位相角を簡単に求めることができる。この概念は、クロック波形を前述した解析信号とみなすことに対応する。図30(b)は解析信号とみなすときのブロック図を図示している。PLL 回路の内部を考えると、図31に示すように電圧制御発振器(voltage-controlled oscillator; VCO)の発振波形を解析信号として扱えばよい。

$\Delta\phi(t)$ がクロック波形をランダムに位相変調している。従って、この発明の1つの目的は、クロック波形から $\Delta\phi(t)$ を取り出す手法を提供することである。この発明によるジッタ測定装置の第1の実施例を図32にブロック図で示す。例えば被試験PLL回路17からのアナログのクロック波形はアナログデジタル変換器ADCによりデジタルのクロック信号とされて、解析信号変換手段11としての

Hilbert 変換対生成器へ供給され、これより複素数の解析信号に変換される。この解析信号は瞬時位相推定器 12 により解析信号の瞬時位相が推定され、その瞬時位相がリニア位相除去手段 13 でリニア位相が除去され、瞬時位相の変動分、つまり位相雑音波形が求められ、その位相雑音波形からピークツウピーク検出器 14 でピークジッタが検出され、また位相雑音波形から自乗平均検出器 15 で自乗平均ジッタが検出される。

既に述べたように、被試験 PLL 回路へは一定周期を厳密に維持し続ける基準クロック信号が印加される。基準クロック信号を図 33 に示す。その結果、被試験 PLL 回路は内部で位相誤差を生ぜず、VCO に起因するランダム・ジッタのみがクロック波形に現れる。取り込んだクロック波形を解析信号に変換し、その瞬時位相を推定し、線形位相からのばらつきよりジッタを測定する。図 34 はこの発明を適用したジッタ試験システムを示している。

各ブロックはアナログ信号処理によっても実現可能である。しかし、この発明においては、各ブロックをデジタル信号処理により実現する。何故ならば、デジタル信号処理はアナログ信号処理より柔軟であり、スピードや精度はハードウェアコストに対応して簡単に変更できるからである。本発明者が TV 映像信号の雑音解析装置を開発した経験から推測すると、クロック波形の量子化ビット数は 10 ビット以上を必要とすると思われる。

次に、この発明に使用されたジッタ測定アルゴリズムについて説明する。

図 32 及び図 35 に示す解析信号変換手段 11 としての Hilbert 変換対生成器はクロック波形 $x_c(t)$ を解析信号 $z_c(t)$ に変換する。式 (3.6) より $x_c(t)$ の Hilbert 変換は

$$\hat{x}_c(t) = H[x_c(t)] = A_c \sin(2\pi f_c t + \theta_c + \Delta\phi(t)) \quad (3.34)$$

となる。 $x_c(t)$ と $\hat{x}_c(t)$ を複素数の実数部と虚数部とすると、解析信号

$$\begin{aligned} z_c(t) &= x_c(t) + j\hat{x}_c(t) \\ &= A_c \cos(2\pi f_c t + \theta_c + \Delta\phi(t)) + jA_c \sin(2\pi f_c t + \theta_c + \Delta\phi(t)) \end{aligned} \quad (3.35)$$

が得られる。この場合、図 3 5 a に示すようにクロック波形 $x_c(t)$ を帯域通過フィルタ 2 1 a を通して、高調波成分と直流成分を除去し、そのフィルタ出力を解析信号 $z_c(t)$ の実部とし、フィルタ出力をヒルベルト変換器 2 1 でヒルベルト変換した出力を解析信号 $z_c(t)$ の虚部とすることが好ましい。クロック波形 $x_c(t)$ の基本波周波数 f_0 に対し、帯域通過フィルタ 2 1 a の通過帯域は $f_0/2 \sim 1.5f_0$ とする。なおヒルベルト変換器 2 1 内に帯域通過フィルタを備えたものがあり、その場合は、クロック波形 $x_c(t)$ をそのヒルベルト変換器 2 1 へ供給して、その内部の帯域通過フィルタに通された後、ヒルベルト変換されて、虚数部とされ、一方、クロック波形 $x_c(t)$ が帯域通過フィルタを通して実数部とされる。

下記のアルゴリズム 3 は、「ゼロクロス定理（波形の基本波は元の波形のゼロクロス情報を保持している）」を利用した計算手順である。即ち、このアルゴリズム 3 は、この証明を利用した計算手順である。即ち、このアルゴリズム 3 はクロック波形の基本波のみを解析信号へ変換する。図 3 6 a は元のクロック波形であり、方形波に近い形である。つまり、この解析信号へ変換する手段 1 1 は図 6 7 に示すように FFT 部 2 1 によりクロック波形を Fourier 変換する。その変換結果の両側スペクトルを図 3 6 b に示す。次に、帯域フィルタ 2 2 により負の周波数成分をカットする。同時に、図 3 6 c に示すようにクロック波形の基本波のみを帯域通過フィルタ 2 2 により取り出す。即ち、このステップは Hilbert 変換と帯域通過フィルタリングを同時に行なう。図 3 6 c のスペクトルを逆 FFT 部 2 3 により Fourier 逆変換すると解析信号が得られる。帯域通過フィルタリングにより基本波の近傍の周波数成分のみを取り出したから、図 3 6 d の解析信号はクロック波形の基本波に対応し、実線で示した $x_c(t)$ はサイン波の和になっている。

アルゴリズム 3（実波形をその基本波の解析信号に変換する手順）

1. 高速 Fourier 変換を用いて $x_c(t)$ を周波数領域へ変換する。
2. 負の周波数成分をゼロにカットする。クロック周波数付近の周波数成分のみを帯域通過フィルタリングにより取り出し、他の正の周波数成分をゼロにカットする。
3. 高速 Fourier 逆変換を用いてスペクトルを時間領域へ変換する。

瞬時位相推定器 1 2 は、 $z_c(t)$ を用いて $x_c(t)$ の瞬時位相を推定する。即ち

$$\Theta(t) = [2\pi f_c t + \theta_c + \Delta\phi(t)] \bmod 2\pi \quad (3.36.1)$$

となる。次に、瞬時位相推定器 12 は既に記載した位相アンラップ法を $\Theta(t)$ に施す。つまり図 68 に示すように瞬時位相推定器 12 は解析信号 $z_c(t)$ の瞬時位相を推定する瞬時位相評価部 24 と、その推定した瞬時位相 $\Theta(t)$ に対し位相アンラップ法を適用して連続位相 $\theta(t)$ とする連続位相変換部 25 とよりなる。その連続位相変換の結果

$$\theta(t) = 2\pi f_c t + \theta_c + \Delta\phi(t) \quad (3.36.2)$$

が得られる。瞬時位相及びアンラップ位相を図 37b 及び図 37c に示す。さらに、リニア位相除去器 13 は、既に述べた線形トレンド推定法を用いて $\theta(t)$ よりリニア位相 $[2\pi f_c t + \theta_c]$ をリニア位相推定部 26 で推定する。次に、 $\theta(t)$ からリニア位相を引算部 27 で除去すると、瞬時位相の変動項 $\Delta\phi(t)$ 、即ち位相雑音波形

$$\theta(t) = \Delta\phi(t) \quad (3.36.3)$$

が得られる。図 37b は $\Delta\phi(t)$ を示す。この発明に使用されるジッタ測定アルゴリズムは、 $\Delta\phi(t)$ からピークジッタ J_{PP} と RMS ジッタ J_{RMS} を、ピークツウブーク検出器 14 と自乗平均検出器 15 より同時に推定することができる。

$$J_{PP} = \max_k(\Delta\phi(k)) - \min_l(\Delta\phi(l)) \quad (3.37)$$

$$J_{RMS} = \sqrt{\frac{1}{N} \sum_{k=0}^{N-1} \Delta\phi^2(k)} \quad (3.38)$$

となる。以後、この発明による手法を $\Delta\phi(t)$ 法と呼ぶ。

次に、この発明による手法とゼロクロス法とを論理的に比較する。

まず、信号の立ち上がりエッジ（ゼロクロスに等しい）のみを標準化するとき、 $\Delta\phi(t)$ 法はゼロクロス法と等価になることを証明する。今、ゼロクロスの周期を T_{ZERO} と表すと、クロック波形 $x_c(t)$ は

$$x_c(t) = A_c \sin\left(\frac{2\pi}{T_{ZERO}} t\right) \quad (3.39)$$

となる。式(3.35)を用いると、解析信号

$$\begin{aligned} z_c(t) &= x_c(t) + j\hat{x}_c(t) \\ &= A_c \sin\left(\frac{2\pi}{T_{ZERO}} t\right) - jA_c \cos\left(\frac{2\pi}{T_{ZERO}} t\right) \end{aligned} \quad (3.40)$$

が得られる。式(3.10.3)より、 $z_c(t)$ の瞬間周波数(instantaneous frequency)は

$$f(t) = \frac{\omega(t)}{2\pi} = \frac{d\Theta(t)}{dt} = \frac{x_c(t)\hat{x}_c'(t) - \hat{x}_c(t)x_c'(t)}{x_c^2(t) + \hat{x}_c^2(t)} \quad (3.41)$$

で与えられる。よって、

$$f(t) = \frac{1}{T_{ZERO}} \quad (3.42)$$

となる。即ち、信号の立ち上がりエッジのみを標準化するとき、 $\Delta\phi(t)$ 法はゼロクロス法と等価であることが証明された。

ゼロクロス法は周期測定の時分解能を任意に選べない。この方式の時分解能は被測定信号のゼロクロスによって決められてしまう。一方、 $\Delta\phi(t)$ 法は、周期当たりのサンプル数を増やすことにより、時分解能も位相分解能も向上できる。図 3 9 は、従来のゼロクロス法と $\Delta\phi(t)$ 法のデータを比較している。時間軸の時分解能も縦軸の位相分解能も向上していることが分かる。

ここで、 $\Delta\phi(t)$ 法とゼロクロス法の標準化間隔の上限を比較する。 $\Delta\phi(t)$ 法の標準化間隔の上限は上述した条件から導ける。即ち、位相アンラップが一意的に行えるためには、隣り合う解析信号 $z_c(t)$ の位相差は π より小でなければならない。 $z_c(t)$ がこの条件を満たすためには、1 周期内に少なくとも 2 つのサンプルが等間隔で標準化されなければならない。例えば、式 (3.23) で与えられる $x_c(t)$ の周波数は f_c であるから、標準化間隔の上限は $1/2f_c$ となる。一方、ゼロクロス法の等価標準化間隔の上限は $1/f_c$ である。

次に、直交変調 (quadrature modulation) を用いた標準化手法について説明する。マイクロコンピュータのクロック周波数は 5 年毎に約 2.5 倍の割合でより高い周波数へとシフトしている。従って、ジッタ測定手法も測定時分解能についてスケラブルでなければ、マイクロコンピュータのクロックジッタを測定できなくなってしまう。ジッタ測定手法をスケラブルにする方法が直交変調である。図 2 8 及び図 1 6 から分かるように、ジッタを持つクロック波形はクロック周波数を中心にして位相雑音スペクトルが拡散している。即ち、ジッタを持つクロック波形は帯域制限信号 (bandlimited signal) である。このため、直交変調と低域通過フィルタを組み合わせることにより、標準化周波数の下限を小さくできる可能性が存在する。

図 4 0 a は直交変調方式を用いて、クロック波形の $\Delta\phi(t)$ を推定する位相推定器を示すブロック図である。入力した $x_c(t)$ は、複素数のミキサにより、

$$\cos(2\pi(f_c + \Delta f)t + \theta) + j\sin(2\pi(f_c + \Delta f)t + \theta) \quad (3.43)$$

が乗ぜられる。低域通過フィルタの複素出力は

$$\frac{A_c}{2} [\cos(2\pi\Delta f t + (\theta - \theta_c) - \Delta\phi(t)) + j\sin(2\pi\Delta f t + (\theta - \theta_c) - \Delta\phi(t))] \quad (3.44)$$

となる。即ち、直交変調と低域通過フィルタにより、 $x_c(t)$ は解析信号 $z_c(t)$ に変換され、その周波数は Δf と小さくなる。その後、アナログ信号をデジタル信号に変換し、 $x_c(t)$ の瞬時位相を瞬時位相推定器により推定すると、

$$\Theta(t) = [2\pi\Delta f t + (\theta - \theta_c) - \Delta\phi(t)] \bmod 2\pi \quad (3.45)$$

が得られる。前の事例と同様に、位相アンラップを $\Theta(t)$ に適用し、リニア位相除去器によりリニア位相を除去すると、

$$\theta(t) = -\Delta\phi(t) \quad (3.46)$$

が得られる。

以上により、直交変調と低域通過フィルタを組み合わせることにより、 $\Delta\phi(t)$ 法の標準化周波数の下限を $2f_c$ から $2(\Delta f)$ へと小さくすることができることが証明された。同様に、ゼロクロス法の等価標準化周波数の下限も f_c から Δf へと小さくすることができる。図40bに示すヘテロダイン方式と低域通過フィルタを組み合わせても、同様の効果が得られる。つまり入力クロック波形 $x_c(t)$ はミキサで $\cos(2\pi(f_c + \Delta f)t + \theta)$ が乗算され、そのミキサの出力は低域通過フィルタ又は帯域通過フィルタにより周波数差成分が取出され、これがADCでデジタル信号に変換され、そのデジタル信号は解析信号変換手段11としての例えばHilbert変換対生成器へ供給される。

最後に、 $\Delta\phi(t)$ 法とゼロクロス法の測定時間 T_{meas} を導出する。ゼロクロス法の $T_{\text{meas, ZERO}}$ は、下限の等価標準化周波数 Δf に対応するNポイントの $\Delta\phi(t)$ を収集するのに要する時間

$$T_{\text{meas,ZERO}} \geq \frac{N}{\Delta f} \quad (3.47.1)$$

で与えられる。一方、 $\Delta\phi(t)$ 法については周期当たりのサンプル数を K 倍とする場合を考える。よって、 $\Delta\phi(t)$ 法がその下限の標準化周波数の K 倍の周波数 $2K(\Delta f)$ で N ポイントの $\Delta\phi(t)$ を標準化するのに要する時間は

$$T_{\text{meas},\Delta\phi} = \frac{1}{2K} \left(\frac{N}{\Delta f} \right) \quad (3.47.2)$$

となる。即ち、 $\Delta\phi(t)$ 法はゼロクロス法より $2K$ 倍高速に $\Delta\phi(t)$ を測定できる。また、 $\Delta\phi(t)$ 法は K を調整することにより、測定時間分解能をスケーラブルに変更できることが分かる。これに対し、ゼロクロス法の時間分解能は Δf により決められてしまっている。図4-1に、 $\Delta\phi(t)$ 法とゼロクロス法の手法の違いを比較して示す。

次に、位相雑音波形 $\Delta\phi(t)$ のパワースペクトル密度関数を推定する方法について説明する。上記アルゴリズム3は基本波のみを帯域通過フィルタリングで取り出しているため、 $\Delta\phi(t)$ のスペクトル分布を観測できる周波数範囲が制限されてしまう欠点を持つ。下記のアルゴリズム4は、 $\Delta\phi(t)$ のスペクトル分布を観測することを目的としているから、帯域通過フィルタリングを用いていない。逆に、 $\Delta\phi(t)$ の観測には下記のアルゴリズム4を用いることはできない。

解析信号 $z_c(t)$ を推定するときには、高速 Fourier 変換を用いる。このとき、 $x_c(t)w(t)$ ($x_c(t)$ に窓関数 $w(t)$ を掛けた波形)を高速 Fourier 変換する。一般に $w(t)$ の振幅は、その最初の時刻と最後の時刻付近ではゼロに近い値を持つ(例えば文献c17を参照)。このため、高速 Fourier 逆変換によって計算した波形 $x_c(t)w(t)$ は、最初の時刻と最後の時刻付近において大きな誤差を持ち、データとして採用できない。 $z_c(t)$ 推定においても、窓関数の中央部50%程度に対応する $z_c(t)w(t)$ に窓関数の逆数 $1/w(t)$ を乗じて $z_c(t)$ を推定し、両端の $z_c(t)w(t)$ は捨てざるをえない。

この方法では、1024 ポイントの $x_c(t)$ から 512 ポイントの $z_c(t)$ しか推定できない。ここで、 $x_c(t)$ は波形記録バッファに記録されていると仮定する。 $z_c(t)$ のサンプル数を増やすためには、波形記録バッファを一部重複して (overlap) 区分し、各時間区間に対応する $z_c(t)$ を計算し、最後に合成して全体の $z_c(t)$ を求める必要がある。

$z_c(t)$ を推定するときには、 $x_c(t)$ の振幅に最小の変調しか与えない窓関数を用いるべきである。この条件を満たす窓関数は Hanning である (文献 c 17)。これは上側波帯と下側波帯に最小、即ち 1 つのスペクトルしか持たない。このときは、波形の 25% 程度を重複させる。

アルゴリズム 4 (解析信号のスペクトルを推定する手順)

1. 波形記録バッファ 3 1 (図 6 9) の先頭から $x_c(t)$ を取り出す。
2. $x_c(t)$ に窓関数 $w(t)$ を窓関数乗算部 3 2 で掛ける。
3. 高速 Fourier 変換部 3 3 により $x_c(t) w(t)$ を周波数領域へ変換する。
4. 負の周波数成分のみを帯域通過フィルタ 3 4 によりゼロにカットする。
5. 高速 Fourier 逆変換部 3 5 によりスペクトルを時間領域へ変換し、 $z_c(t) w(t)$ を得る。
6. $z_c(t) w(t)$ に窓関数の逆数を、窓関数割算部 3 6 で乗じ、 $z_c(t)$ を得る。
7. 波形記録バッファから $x_c(t)$ を取り出す。この場合、1 つ前の $x_c(t)$ とは 25% 程度重複させて取り出す。
8. $z_c(t)$ 全体を得るまで、上記 2-7 の過程を繰り返す。

このように処理された $z_c(t)$ に対しスペクトル解析部 3 8 によりパワースペクトルを推定する。

次に、上述したジッタ測定手法の有効性をシミュレーションにより検証した具体例について説明する。

クロック波形のゼロクロスとクロック波形の基本波の関係

図 2 1 に示した理想クロック波形を用いて「波形の基本波のゼロクロスは元の波形のゼロクロス情報を保持している (ゼロクロスの定理)」ことを検証する。即ち、クロック波形を Fourier 変換し、基本波の周波数成分を残し、2 次以上の高調波の周波数成分をゼロとする。このスペクトルを Fourier 逆変換し時間領域

の復元波形を得る。この波形のゼロクロスから周期を推定する。図 4 2 a は高調波を除いたスペクトルを示す。図 4 2 b には復元波形と元のクロック波形を重ねて描いている。同様に、13 次高調波までの部分とスペクトルと復元波形を図 4 3 a 及び b にそれぞれプロットした。各復元波形を元のクロック波形と比較すると、ゼロクロスは不動点になっているのが分かる。即ち、部分和に用いる高調波の次数に関係なく、ゼロクロスの時間は一定である。

高調波の次数を 1 から 13 まで変え、「元のクロック信号の周期」に対する「復元波形から推定した周期」の相対誤差を求めた。周期の相対誤差の値を図 4 4 a に示す。推定周期の誤差は高調波の次数に依存しない。この結果、「基本波のゼロクロスは元の信号のゼロクロスに対するよい近似を与える」ことが検証された。比較のため、波形の実効値の相対誤差も与える。図 4 4 b は、元のクロック波形の実効値に対する復元波形から推定した実効値の相対誤差を示す。実効値は、高い次数の高調波まで部分和に加えないと、相対誤差は小さくならないことが分かる。

以上の結果をまとめると、「クロック信号の基本波のみを抽出できれば、元のクロック波形のゼロクロスから瞬時周期を推定できる。このとき、高調波を加えても瞬時周期の推定精度は向上しない」ということになる。即ち、「ゼロクロスの定理」は検証されたことになる。

次に、上述したこの発明によるジッタ測定手法 ($\Delta\phi(t)$ 法) をジッタがない PLL 回路へ適用した場合について説明する。PLL 回路として、従来技術の説明において開示した PLL 回路を用いた。図 4 6 に示した PLL 回路を 0.6 μm の CMOS、電源電圧 5V とし、SPICE シミュレーションにより各種波形を得た。図 4 5 は MOS FET のパラメータを示している。VCO の発振周波数は 128MHz である。分周器 (divider) が VCO の発振波形を 4 分周し、32MHz の PLL クロックに変換する。SPICE シミュレーション波形の時間分解能は 50psec である。次に、位相雑音波形 $\Delta\phi(t)$ がシミュレーション波形から計算された。 $\Delta\phi(t)$ の推定は Matlab を用いてシミュレーションされた。

図 4 7 a は VCO への入力波形を表す。図 4 7 b は VCO の発振波形である。この VCO の出力パワースペクトルを図 4 8 a に示す。8092 ポイントの VCO の発振波形

に“ミニマム 4 項窓関数”(例えば文献 c 18 を参照)を掛け、高速 Fourier 変換によりパワースペクトル密度関数を推定した。図 4 8 b は、上記アルゴリズム 4 を用いて推定した $\Delta\phi(t)$ のパワースペクトル密度関数である。つまり図 6 9 に示すように解析信号変換器 1 1 でアルゴリズム 4 で解析信号 $z_c(t)$ を作り、この解析信号 $z_c(t)$ の瞬時位相 $\theta(t)$ を瞬時位相推定器 1 2 で推定し、その瞬時位相 $\theta(t)$ からリニア位相を、リニア位相検出器 1 3 で除去して位相雑音波形 $\Delta\phi(t)$ を求め、その位相雑音波形 $\Delta\phi(t)$ のパワースペクトルをスペクトル解析部 3 7 で求める。高速 Fourier 変換の条件は VCO の出力パワースペクトル密度関数を求めたときと同じである。図 4 8 a と図 4 8 b を比較すると、 $\Delta\phi(t)$ のパワースペクトルでは、128MHz の VCO の発振周波数のスペクトルが約 120dB 減衰しているのが分かる。 $\Delta\phi(t)$ のパワースペクトル密度関数は、弱い $1/f$ 雑音の影響のため、低い周波数ほどレベルが大きくなっている。

図 4 9 は、従来のゼロクロス法とこの発明による手法とを比較するものである。図 4 9 a は、ゼロクロス法により VCO の発振波形の瞬時周期を測定した結果である。図 4 9 b は、この発明による手法のアルゴリズム 3 を用いて推定した $\Delta\phi(t)$ を示す。2 次高調波を含まない周波数範囲 (10 MHz - 200 MHz) のスペクトルを帯域通過フィルタで取り出し、高速 Fourier 逆変換により $\Delta\phi(t)$ を得た。この PLL 回路がジッタを実際に持っていないことは、瞬時周期や $\Delta\phi(t)$ が雑音を示していないことから確認できる。

図 4 7 a から、周波数アップ・パルスは約 1127 nsec の時刻に VCO へ印加されているのが分かる。約 908 nsec と約 1314 nsec の時刻に 2 つの周波数ダウン・パルスが VCO へ印加されている。これはシミュレーションに用いた PLL 回路の性能のためである。図 4 9 b の $\Delta\phi(t)$ を観ると、周波数アップ・パルスの影響による位相変化は約 1140 nsec の時刻に現れている。2 つの周波数ダウン・パルスの影響による位相変化が約 920 nsec と約 1325 nsec の時刻に現れている。これらは確定的データ (deterministic data) である。一方、図 4 9 a の瞬時周期では、周波数アップ・パルスの影響による瞬時周期の変化は約 1130 nsec の時刻に現れている。周波数ダウン・パルスの影響による瞬時周期の変化が約 910 nsec の時刻に現れているのみである。約 1314 nsec の時刻の周波数ダウン・パルスの影響は瞬

時周期の変化には現れていない。

以上の結果をまとめると、この発明による $\Delta\phi(t)$ 法は、位相雑音がないとき、周波数アップ・パルスや周波数ダウン・パルスに対応して発振状態が遷移しているのを観測できる。従来のゼロクロス法より高い分解能である。 $\Delta\phi(t)$ のパワースペクトル密度関数は、VCOの発振周波数のスペクトルの影響を殆ど受けない。

次に、上述したこの発明によるジッタ測定手法（ $\Delta\phi(t)$ 法）をジッタがあるPLL回路へ適用した場合について説明する。また、ゼロクロス法を用いた瞬時周期推定と比較し、この発明によるジッタ測定手法が位相雑音推定に対し有効であることを検証する。

既に述べたように、VCOに付加雑音を加え、VCOの発振波形の位相をランダムに変調させることによりPLL回路のジッタをシミュレーションできる。この発明においては、VCO発振回路の入力端に付加雑音を加えることにより、PLL回路のジッタをシミュレーションした。ガウス雑音はMatlabの関数randn0を用いて発生させた。さらに、SPICEシミュレーションにより図50に示したPLL回路のVCO入力端にガウス雑音を加えた。

図51aは、ガウス雑音の 3σ を0.05VとしたときのVCOへの入力波形を表す。図51bはVCOの発振波形である。図47aと図51aを比べると、ジッタのために、周波数アップ・パルスは1から4へ、周波数ダウン・パルスも2から3へ増えているのが分かる。このVCOの出力パワースペクトルを図52aに示す。雑音のスペクトルが増加している。図52bは、 $\Delta\phi(t)$ のパワースペクトル密度関数である。図48bと図52bを比較すると、 $\Delta\phi(t)$ のパワーが増加しているのが分かる。 $\Delta\phi(t)$ のパワースペクトル密度関数は、低い周波数ほどレベルが大きくなっている。

図53は、従来のゼロクロス法とこの発明によるジッタ測定手法を比較するものである。図53aは、ゼロクロス法によりVCOの発振波形の瞬時周期を測定した結果である。図53bは、この発明によるジッタ測定手法を用いて推定した $\Delta\phi(t)$ を示す。図53と図49を比較すると、対応する波形の変化が大きく異なることが分かる。即ち、ジッタがないとき、瞬時周期や $\Delta\phi(t)$ は低い周波数成分を示す。一方、ジッタがあるときには、瞬時周期や $\Delta\phi(t)$ は比較的高い周波数成

分を示す。これは、図53に示した瞬時周期や $\Delta\phi(t)$ が位相雑音に対応していることを意味している。さらに、図53aと図53bを注意深く比べると、次のことが分かる。(i) 瞬時周期と $\Delta\phi(t)$ はお互いにやや相似である。しかし、(ii) $\Delta\phi(t)$ は瞬時周期より時間分解能も位相(周期)分解能も高い。

以上の結果をまとめると、この発明によるジッタ測定手法($\Delta\phi(t)$ 法)は、高い時間分解能及び位相分解能で位相雑音を推定できる。勿論、ゼロクロス法も瞬時周期という形で位相雑音を推定できる。しかし、ゼロクロス法は時間分解能及び周期推定分解能がゼロクロスに制限されるという難点がある。

次に、従来のジッタ推定法とこの発明によるジッタ測定法($\Delta\phi(t)$ 法)とを比較する。ただし、RMSジッタ推定については、 $\Delta\phi(t)$ 法とスペクトル法とを比較し、ピークジッタ推定については、 $\Delta\phi(t)$ 法とゼロクロス法とを比較する。

図54はRMSジッタ推定値を比較するための条件を示している。従来法のスペクトルとして、上述したアルゴリズム4を用いて推定した $\Delta\phi(t)$ のパワースペクトル密度関数を用いた。スペクトル法は、2次高調波を含まない周波数範囲(10MHz-200MHz)の位相雑音パワースペクトルの和を求め、式(3.33)を用いてRMSジッタ J_{RMS} を推定した。図54aの黒く塗りつぶした部分がこの周波数範囲に対応するスペクトルである。一方、 $\Delta\phi(t)$ 法は、上記アルゴリズム3と式(3.38)を用いて J_{RMS} を推定した。これは、位相雑音波形 $\Delta\phi(t)$ の実効値に対応する。ガウス雑音の 3σ を0Vから0.50Vまで変え、図50に示したPLL回路のVCOの入力端に加え、VCOの発振波形のRMSジッタ値を推定した。図55に示すように、 $\Delta\phi(t)$ 法とスペクトル法はほぼ互換のある推定値を与える。

図56はピークジッタ推定値を比較するものである。三角形の印はピーク値を示している。 $\Delta\phi(t)$ 法とゼロクロス法とで三角形の位置が異なっている。これは、ピークジッタがゼロクロスにおいて発生するとは限らないことを意味している。図57に示すように、 $\Delta\phi(t)$ 法とゼロクロス法は互換のある推定値を与える。

以上の結果をまとめると、この発明による $\Delta\phi(t)$ 法は、RMSジッタ推定については、従来のスペクトル法と互換のある推定値を与える。ピークジッタ推定についても、 $\Delta\phi(t)$ 法は、ゼロクロス法と互換のある推定値を与える。

次に、4分周されたPLLクロックを用いて、従来のジッタ推定法とこの発明

による $\Delta\phi(t)$ 法の性能を比較する。対象とするPLL回路として図50に示したPLL回路を使用した。この回路の分周器はVCOの発振波形を4分周し、32MHzのPLLクロックに変換する。図66bにPLLクロック波形を示す。また、上記した事例の結果と比較するために、付加ガウス雑音の 3σ は0.05Vとした。

VCOの発振波形の周期を τ_{VCO} とすると、4分周PLLクロックの周期 τ_{PLL} は

$$\tau_{PLL} = 4 \left(\tau_{VCO} + \frac{\sum_{i=1}^4 \varepsilon_i}{4} \right) \quad (3.48)$$

となる。ここで、 ε_i は立ち上がりエッジの時間揺らぎを表している。式

(3.48) から、分周はクロックのジッタを低減する効果があることが分かる。

図58はゼロクロス法とこの発明による $\Delta\phi(t)$ 法を比較するものである。図58aはゼロクロス法によりPLLクロックの瞬時周期を測定した結果である。図58bはこの発明による $\Delta\phi(t)$ 法の上記アルゴリズム3を用いて推定した $\Delta\phi(t)$ を示す。2次高調波を含まない周波数範囲(20MHz-59MHz)のスペクトルを帯域通過フィルタで取り出し、高速Fourier逆変換により $\Delta\phi(t)$ を得た。PLLクロックの $\Delta\phi(t)$ は、図53bに示すVCOの発振波形から求めた $\Delta\phi(t)$ と大きく異なることが分かる。PLLクロックの $\Delta\phi(t)$ は位相不連続点を強調している。これは分周のためである。何故ならば、位相不連続点が等間隔であり、規則性のある分周エッジに対応していることを示しているからである。

図59はRMSジッタ推定値を比較するものである。スペクトル法は、(i) この発明による $\Delta\phi(t)$ 法のアルゴリズム4を用いてPLLクロックから $\Delta\phi(t)$ を推定し、(ii) 8092ポイントの $\Delta\phi(t)$ に「ミニマム4項窓関数」(例えば文献c18を参照)を掛け、高速Fourier変換によりパワースペクトル密度関数を推定した。次に、(iii) スペクトル法は2次高調波を含まない周波数範囲(20M

H z - 5 9 M H z) の位相雑音パワースペクトルの和を求め、式 (3.33) を用いて RMS ジッタ J_{RMS} を推定した。一方、この発明による $\Delta\phi(t)$ 法は、アルゴリズム 3 と式 (3.38) を用いて RMS ジッタ J_{RMS} を推定した。図 5 9 に示すように、 $\Delta\phi(t)$ 法とスペクトル法はほぼ互換性のある推定値を与えている。ただし、付加ガウス雑音の 3σ が 0.05 V 付近で、 $\Delta\phi(t)$ 法で推定した J_{RMS} の値の方が大きくなっている。この理由はピークジッタ J_{PP} についてのテスト結果と一緒に説明することにする。図 5 9 及び図 5 5 を比べると、この具体例における 4 分周は J_{RMS} を $1/3.7$ にしているのが分かる。

図 6 0 はピークジッタ推定値を比較するものである。 $\Delta\phi(t)$ 法とゼロクロス法はほぼ互換性のある推定値を与えている。ただし、付加ガウス雑音の 3σ が 0.05 V 付近で、 $\Delta\phi(t)$ 法で推定した J_{PP} の値の方が大きくなっている。次に、その理由について説明する。

図 6 1 a は 3σ が 0.15 V (ゼロクロス法とほぼ同じ推定値) のときの位相雑音パワースペクトルである。同図のカーソルは $\Delta\phi(t)$ を推定するときの上限周波数を示している。このカーソル付近に、弱い位相変調スペクトルが認められる。このときの解析信号 $z_c(t)$ を図 6 2 に示す。弱い位相変調スペクトルのために複素正弦波になっているのが分かる。このため、瞬時位相は滑らかに変化する。

図 6 1 b は、 3σ が 0.10 V (ゼロクロス法より大きい推定値) のときの位相雑音パワースペクトルである。この位相雑音パワースペクトルは、典型的な $1/f$ ノイズの形を示している。この $1/f$ ノイズの基本周波数は PLL クロックの周波数 32 MHz ではない。しかし、 $1/f$ ノイズの $z_c(t)$ は既に記載した事例で導出した方形波の Hilbert 変換対で与えられる。従って、図 6 3 に示す $z_c(t)$ は図 2 2 の Hilbert 変換対と同じ形になる。 $z_c(t)$ は複雑な形状を持つため、瞬時位相は大きく変化する。このため、付加ガウス雑音の 3σ が 0.05 V 付近で、 $\Delta\phi(t)$ 法で推定した J_{PP} 及び J_{RMS} は大きな値を取る。

図 6 0 と図 5 7 を比べると、この具体例における 4 分周は J_{PP} を $1/3.2$ にしているのが分かる。

以上の結果をまとめると、 $\Delta\phi(t)$ 法は分周クロックの RMS ジッタやピークジッタも推定できることが検証された。その推定値は従来の測定法と互換性がある。

ただし、位相雑音パワースペクトルが $1/f$ ノイズの形のときは、 $\Delta\phi(t)$ 法は従来の測定法よりも大きな推定値を示す。

以上の説明で明白なように、この発明によるジッタ測定手法 ($\Delta\phi(t)$ 法) の有効性はシミュレーションにより検証された。また、元の波形のゼロクロスは基本波のゼロクロスから推定できることを検証した。これは、 $\Delta\phi(t)$ 法がゼロクロス法と互換のあるピークジッタを推定できるための重要な基礎を与えた。何故ならば、基本波だけでなく全周波数範囲のスペクトルを用いて $\Delta\phi(t)$ を推定すると、図 5 6 b に示す波形となる。即ち、高い周波数のリップルが重畳される。さらに、図 5 7 に示したように、ゼロクロス法との互換性は実現できない。さらに、ジッタが発生する PLL 回路へ $\Delta\phi(t)$ 法を適用すると、この $\Delta\phi(t)$ 法が位相雑音推定に對し有効であることが検証された。その上、ピークジッタと RMS ジッタについて、従来のジッタ推定法と $\Delta\phi(t)$ 法は互換性があることが明らかになった。また、分周クロックのジッタも互換性を持って推定できることが検証された。

更にこの発明において、スケーラブルなジッタ測定装置及び方法を提案する。即ち、例えば図 3 2 に破線で示すように、被試験 PLL 回路 1 7 などからのクロック波形 $x_c(t)$ は可変分周器 4 1 で周波数が N (整数) 分の 1 に分周され、つまりクロック周期が N 倍にされる。分周器 4 1 として例えば図 7 0 a に示すような立ち上りエッジでトリガされる T (toggle) フリップフロップを用いると、図 7 0 b に示すように入力クロック T は周期が 2 倍とされたクロック Q として出力される。このようにして、クロック波形 $x_c(t)$ の周期を N 倍 (N は 2 以上の整数) にすることによりアナログデジタル変換器 ADC として、その動作周波数 (サンプリング周波数) が比較的低いものを用いることができる。つまりクロック波形 $x_c(t)$ の周波数が高くなっても、アナログデジタル変換器 ADC が動作可能な周波数までクロック波形 $x_c(t)$ の周波数を N 分の 1 にしてジッタを測定すればよい。

クロック波形 $x_c(t)$ のピークジッタと RMS ジッタをそれぞれ J_{PP1} と J_{RMS1} とし、このクロック波形 $x_c(t)$ を N 分の 1 に分周したクロックのジッタを測定すると、これらジッタ J_{PPN} 、 J_{RMSN} はそれぞれ

$$J_{PPN} = J_{PP1} / N, \quad J_{RMSN} = J_{RMS1} / N \quad (4. 1)$$

なる。このことを図 7 1 に示す測定系により検証する。即ち、ATE（自動試験装置）4 2 内の主クロック発生器 4 3 からのクロック信号がジッタ生成器 4 4 にて正弦波外部ジッタにより位相変調されてジッタが付加され、そのジッタが付加されたクロックは可変分周器 5 0 で N 分の 1 に分周され、その分周出力が被測定信号としてデジタルオシロスコープ 4 5 に入力され、主クロック発生器 4 3 からのクロック信号が分周器 5 0 で M 分の 1 に分周されてトリガ信号としてデジタルオシロスコープ 4 5 へ供給される。デジタルオシロスコープ 4 5 でピークジッタ J_{PP} と RMS ジッタ J_{RMS} を測定し、これらの測定結果を図 7 2、図 7 3 にそれぞれ示す。これら図 7 2、図 7 3 において横軸は分周数 N を表わし、縦軸はジッタの値を表わし、 Δ は測定値を表わし、点線は $1/N$ 曲線である。ピークジッタも RMS ジッタも共に N を変化させた時の測定値が $1/N$ の曲線とほぼ一致しており、式 (4.1) が成立つことが検証された。

また図 7 4 に示すように、主クロック発生器 4 3 からのクロック信号にジッタ生成器 4 4 で正弦波 f_{sin} 、又は帯域制限されたランダム雑音 $b w_{\text{rand}}$ によりジッタを付加し、そのジッタが付加されたクロック信号を可変分周器 4 1 で分周し、 $\Delta\phi$ 評価器 4 6 で位相雑音波形 $\Delta\phi(t)$ を求めてピークジッタと RMS ジッタとを評価した。 $\Delta\phi$ 評価器 4 6 は例えば図 3 2 中のアナログデジタル変換器 ADC、解析信号変換器 1 1、瞬時位相推定器 1 2、リニア位相除去器 1 3、ピークツウピーク検出器 1 4、自乗平均検出器 1 5 からなる。この場合の分周数 N を変化して、求めたピークジッタ、RMS ジッタをそれぞれ図 7 5、図 7 6 に示す。これら図において、○印は $\Delta\phi$ 評価器 4 6 で求めた値であり、△印はゼロクロス法で求めた値であり、図 7 5 中の点線は $1/N$ 曲線である。これら図 7 5、図 7 6 より、分周器 4 1 と $\Delta\phi(t)$ 法を組合せることにより精度よくジッタを測定できることが理解される。

つまり図 3 2 において被試験 PLL 回路 1 7 からのクロック信号 $x_c(t)$ を分周器 4 1 で N 分の 1 に周波数分周し、その分周されたクロック信号をデジタル信号に変換し、更にこれを Hilbert 変換対生成器 1 1 で複素数の解析信号に変換し、その解析信号の瞬時位相を求め、その瞬時位相からリニア成分を除去して位相雑音波形 $\Delta\phi(t)$ を求め、この $\Delta\phi(t)$ のピークツウピーク値を検出し、その値を乗

算器 4 7 で N 倍することによりクロック信号 $x_c(t)$ のピークジッタを求めることができ、また $\Delta \phi(t)$ を自乗平均して、その値を乗算器 4 8 で N 倍することによりクロック信号 $x_c(t)$ の RMS ジッタを求めることができる。

この場合クロック信号 $x_c(t)$ の周波数に応じて、アナログデジタル変換器 ADC が動作可能のように分周器 4 1 の分周数 N を選定することにより、スケラブルな測定が可能となる。

図 4 0 a に示す実施例においても、点線で示すように被試験 PLL 回路 1 7 よりのクロック信号を可変分周器 4 1 で N 分の 1 に分周し、その出力をミキサで正弦波信号、余弦波信号とそれぞれ乗算して解析信号を求めるようにすることもできる。同様に図 4 0 b に示す実施例においても被試験 PLL 回路 1 7 よりのクロック信号を可変分周器 4 1 で N 分の 1 に分周し、その出力にミキサで余弦信号を乗算して低域通過フィルタへ供給するようにしてもよい。

次にこの発明において、AD 変換器をコンパレータに置きかえた実施例について説明する。例えば図 3 2、図 6 8 において、点線で示すようにアナログデジタル変換器 ADC の代りにコンパレータ 5 1 が用いられる。コンパレータ 5 1 に一定周期のパルスを印可し、例えばそのパルスの立ち上りエッジで基準アナログ量 V_R と入力されたクロック波形 $x_c(t)$ とが比較され、クロック波形 $x_c(t)$ のレベルが基準アナログ量 V_R より大であれば、例えば所定の高レベルを出力し、クロック波形 $x_c(t)$ のレベルが基準アナログ量 V_R より小であれば、所定の低レベルを出力する。

なお入力クロック波形 $x_c(t)$ が歪んでいて、クロック波形 $x_c(t)$ の基本波成分より、高調波成分の方が振幅が大きくなる場合がある。このような点からコンパレータ 5 1 の入力側にクロック波形 $x_c(t)$ の基本波成分を取り出す低域通過（又は帯域通過）フィルタ 5 2 を設けるとよい。このコンパレータ 5 1 の出力信号は解析信号変換手段 1 1 へ入力され、アナログデジタル変換器 ADC の出力信号と同様に処理され、入力アナログ波形 $x_c(t)$ のジッタが求められる。

サイン波に近い VCO (Voltage Controll Oscillator) の出力のジッタを、図 3 2 に示した測定装置でアナログデジタル変換器 ADC を用いた場合と、コンパレータ 5 1 を用いた場合の測定結果を、ピークジッタについて図 7 7 に、RMS ジッタに

ついて図 7 8 にそれぞれ示す。これらの図において、黒丸はアナログデジタル変換器 ADC を用いた場合、白丸はコンパレータ 5 1 を用いた場合であり、横軸はアナログデジタル変換器 ADC のビット数である。

図 7 7 において、アナログデジタル変換器 ADC を用い、その 2 ビットの場合のピークジッタは 0.9454、8 ビットの場合は 0.9459 であった。コンパレータ 5 1 を用いた場合は 0.9532 であり、コンパレータ 5 1 を用いても、アナログデジタル変換器 ADC を用いた場合の測定結果に対し、2 桁の精度で一致し、この程度の精度での測定が可能であることが理解される。RMS ジッタも図 7 8 から理解されるように、コンパレータ 5 1 を用いても、アナログデジタル変換器 ADC を用いて測定した場合と、2 桁は一致する精度が得られる。

アナログクロック波形 $x_c(t)$ として方形波に近い PLL 回路 1 7 の出力信号を分周器 4 1 で分周した出力のピークジッタと RMS ジッタを同様に測定した結果を図 7 9 と図 8 0 にそれぞれ示す。ピークジッタはコンパレータ 5 1 を用いた場合は 0.3429 であり、アナログデジタル変換器 ADC を用い、その ADC が 2 ビットの場合は 0.3420、8 ビットの場合は 0.3474 となり、この場合もコンパレータ 5 1 を用いても、2 桁の精度でピークジッタを測定できることが理解される。同様に RMS ジッタはコンパレータ 5 1 を用いた場合は 0.0500 であり、アナログデジタル変換器 ADC を用いその ADC が 2 ビットの場合は 0.0505、8 ビットの場合は 0.0510 であり、コンパレータ 5 1 を用いても 2 桁の精度で RMS ジッタを測定できることが理解される。

コンパレータ 5 1 を用いる場合も、アナログクロック波形 $x_c(t)$ を分周器 4 1 で分周してコンパレータ 5 1 へ供給してもよい。また図 4 0 a 中に点線で示すようにクロック波形 $x_c(t)$ に余弦波をミキサで乗算し、その低域通過フィルタ出力をアナログデジタル変換する変換器 ADC の代りにコンパレータ 5 1 c を用い、クロック波形 $x_c(t)$ に正弦波をミキサで乗算し、その低域通過フィルタ出力をアナログデジタル変換する変換器 ADC の代りにコンパレータ 5 1 s を用いてもよい。この場合も分周器 4 1 を用いる場合、用いない場合の何れにも適用できる。更に図 4 0 b 中に点線で示すように、クロック波 $x_c(t)$ をミキサと低域通過フィルタにより低域周波数帯に周波数変換した出力をアナログデジタル変換する変

換器 ADC の代りにコンパレータ 51 を用いることもできる。この場合も分周器 41 を用いる場合、用いない場合の何れにも適用できる。更に図 67、図 69 に示す解析信号変換器 11 への入力信号とし、これら図中に点線で示すようにアナログデジタル変換器 ADC の代りにコンパレータ 51 を用い、コンパレータ 51 の出力を解析信号変換器 11 へ供給してもよい。これらの場合もコンパレータ 51 へはクロック波形 $x_c(t)$ を分周器 41 で分周して供給してもよい。

以上説明したように、この発明によるクロックのジッタ測定方法は、解析信号変換手段 11 を用いてクロック波形 $x_c(t)$ を複素数の解析信号に変換し、瞬時位相の変動項 $\Delta\phi(t)$ を推定するという信号処理から成っており、次の特徴を持つ。

(i) $\Delta\phi(t)$ 法はトリガ信号を必要としない。(ii) $\Delta\phi(t)$ から、ピークジッタと RMS ジッタを同時に推定できる。(iii) $\Delta\phi(t)$ を用いて推定したピークジッタ値は、従来のゼロクロス法の推定値と互換性を持つ。(iv) $\Delta\phi(t)$ を用いて推定した RMS ジッタ値は、従来のゼロクロス法の推定値と互換性を持つ。

(v) 従来スペクトラムアナライザによるジッタ測定においては周波数を掃引させ、しかも分解能を上げるためにはゆっく掃引させる必要があり、測定に 5~10 分程度も時間がかかった。しかし、この発明によれば、例えばクロック信号 $x_c(t)$ の周波数が 10 MHz で、測定に 1000 周期を必要としたとしても測定時間は 100 ミリ秒に過ぎず、VLSI 試験に割当られた時間で測定することができる。(vi) クロック信号 $x_c(t)$ の周波数が高い場合はクロック信号 $x_c(t)$ を N 分周して $\Delta\phi$ 評価器へ供給することにより、ジッタ測定が可能であり、特にクロック信号 $x_c(t)$ の周波数が異なっても、分周器 41 の分周数 N を変更することによりスケラブルな測定が可能である。

(vii) 図 70 に示す例では分周クロック信号 Q の立ち上り、立ち下りは、クロック信号 T の立ち上りエッジのみで決るため、分周器 41 を用いる場合に分周数 N を 2W (W は 1 以上の整数) とすることにより、クロック信号 $x_c(t)$ の立ち上りエッジ又は立ち下りエッジのみのジッタを測定することができる。

(viii) コンパレータ 51 を用いる場合は、高速のコンパレータを高速のアナログデジタル変換器 ADC より容易に実現でき、しかも、一般の自動検査装置 (ATE) には高速のコンパレータが標準で装備されているから、クロック波形 x

$x_c(t)$ に高速になっても、ATEに設けられているコンパレータにクロック波形 $x_c(t)$ を供給し、そのコンパレータの出力を解析信号変換器11へ供給すればよい。

先に図81aを参照して述べたように従来のゼロクロス法やタイムインターバル法は、ゼロクロス点間の相対的ゆらぎを検出するものである。 $\Delta\phi(t)$ 法を利用して、従来のゼロクロス法で得られたピークジッタ J_{pp} と互換性をもつピークジッタ J_{pp} を求めることができる。例えば図82に示すように解析信号変換手段11、瞬時位相推定器12及びリニア位相除去器13よりなる位相雑音検出手段61により検出された位相雑音波形 $\Delta\phi(t)$ はゼロクロスサンブラ62へ入力され、解析信号 $z_c(t)$ の実数部 $x_c(t)$ のゼロクロス点に最も近いタイミングでサンプリングされる。つまり解析信号の実数部 $x_c(t)$ の波形が図83aに示され、その立上り（又は立下り）のゼロクロス点に最も近いサンプル点（演算処理時点）がゼロクロス点検出部63で検出される。図83aに検出したゼロクロス点に最も近い点を○印で示す。この点を近似ゼロクロス点と呼ぶ。この近似ゼロクロス点における位相雑音波形 $\Delta\phi(t)$ が、図83bの○印で示すように、ゼロクロスサンブラ62で取出される。この取出された各値はジッタがない解析信号の実数部 $x_c(t)$ の理想タイミング（ゼロクロス点）からのずれ量である。この $\Delta\phi(t)$ の各サンプル値についてその直前のサンプル値との差を求めればゼロクロス間のゆらぎ、つまりピークジッタ J_{pp} となる。図83b中の $\Delta\phi(t)$ の n 番目のサンプル値 $\Delta\phi_n$ と $(n+1)$ 番目のサンプル値 $\Delta\phi_{n+1}$ より $J_{pp} = \Delta\phi_{n+1} - \Delta\phi_n$ として求まる。

図82に示すように差分回路64においてゼロクロスサンブラ62からの各サンプル値について順次その直前のサンプル値との差を求めてピークジッタ J_{pp} が得られる。得られたピークジッタ J_{pp} の系列はピークツウピーク検出器14で最大値と最小値との差が検出され、また自乗平均検出器15で自乗平均値が演算される。つまり差分回路64でゼロクロスサンブラ62からのサンプル位相雑音波形の差分波形が計算され、差分位相雑音波形が検出器14、15へ供給される。

ゼロクロス点検出部63における近似ゼロクロス点の検出法を述べる。入力される実数部 $x_c(t)$ の波形の最大値を100%レベル、最小値を0%レベルとし、ゼロクロスのレベルとして、前記最大値と最小値の50%レベル $V(50\%)$ を

算出する。 $x_c(t)$ の各隣り合うサンプル値と50%レベル V (50%)との差
 $(x_c(j-1) - V(50\%))$, $(x_c(j) - V(50\%))$ を求め、更にこれらの積

$$(x_c(j-1) - V(50\%)) \times (x_c(j) - V(50\%))$$

を計算する。 $x_c(t)$ が50%レベル、つまりゼロレベルを横切る時は、そのサンプル値 $x_c(j-1)$, $x_c(j)$ が負から正、又は正から負となるから、前記積が負となった時は、 $x_c(t)$ がゼロレベルを横切ったことになり、その時点におけるサンプル値 $x_c(j-1)$, $x_c(j)$ の絶対値の小さい方の時刻 $j-1$ 又は j が近似ゼロクロス点として求められる。

図84に示す従来のタイムインターバル解析装置を用いてジッタ測定し、図82に示した装置を用いて図85に示すように同様にジッタを測定した。図84において、信号源65からの正弦波信号は分周器66で20の1に周波数分周されたクロック信号とされ、そのクロック信号に対しジッタ生成器44で外部からの正弦波信号により位相変調されてジッタが付加され、そのジッタが付加されたクロック信号のジッタをタイムインターバル解析装置67により測定した。図85では図84に示したと同様にしてジッタが付加されたクロック信号が作られ、そのクロック信号はAD変換器68によりデジタル信号に変換されて図82に示したジッタ測定器69によりジッタの測定を行った。これらの実験条件は全く同一とした。

これらの実験結果を図86及び図87に示す。これらの図において横軸はジッタ生成器44における位相変調指数 J_0 である。図86は測定したジッタのピークツウピーク（最大値と最小値の差）を示し、◇印はタイムインターバル解析装置67を用いた値を示し、○印はΔφ法ジッタ測定装置69を用いた値を示す。両測定値がよく一致していることが理解される。図87は測定したジッタの自乗平均値を示したものであり、◇印はタイムインターバル解析装置67を用いた値を示し、○印はΔφ法ジッタ測定装置69を用いた値を示す。この場合は両測定値が全く一致していると云える。つまりこの発明の装置によれば従来法（ゼロクロス法）により求めた値と同一の値となり、従来法により求めた測定値による評価と、同様に評価でき、つまり従来法と互換性がある測定値が得られる。

しかもこのような結果が得られるに必要なとしたゼロクロスサンプル数はタイム

インターバル解析装置 67 による場合は何れも 5000 であったが、この発明の $\Delta\phi$ 法ジッタ測定装置 69 による場合は何れも 3179 であり、従来法よりも少ない数であり、それだけこの発明装置 69 によれば高速に測定することができる。

また先に図 83b を参照して説明したように位相雑音波形 $\Delta\phi(t)$ を近似ゼロクロス点で取出したサンプル値は各理想タイミングに対するずれ量、つまり従来の位相検出方式で測定した RMS ジッタ J_{RMS} と一致しており、この $\Delta\phi$ 法ジッタ測定装置は従来の位相検出方式とも互換性がある。この点から、図 88 に示すように位相雑音検出手段 61 よりの位相雑音波形 $\Delta\phi(t)$ からゼロクロス点と対応するサンプルをゼロクロスサンプラ 63 により取出して、サンプル位相雑音波形として検出器 14、15 へ供給するようにする。ただし、先に図 32 に示した $\Delta\phi(t)$ 法ジッタ測定装置について説明したように、ゼロクロスサンプラ 62 を設けられても RMS ジッタ J_{RMS} を測定できるから図 88 に示すようにスイッチ 71 により切換えて、位相雑音波形 $\Delta\phi(t)$ を、ゼロクロスサンプラ 62 を介して又は介することなく検出器 14、15 へ供給できるように構成してもよい。なお、ゼロクロスサンプラ 62 を用いた場合と、用いない場合の同一条件でジッタ測定を行い、その時のピークツウピーク検出器 14 の検出値と自乗平均検出器 15 の演算結果とを図 89 及び図 90 にそれぞれ示す。これらの図において横軸はジッタ生成器 44 における位相変調指数 J_0 を示し、 Δ はゼロクロスサンプラ 62 を用いた場合、 ∇ はゼロクロスサンプラ 62 を用いない場合であり、図 89 はピークツウピーク検出器 14 の検出値を、図 90 は自乗平均検出器 15 の演算値をそれぞれ示す。これら図よりゼロクロスサンプラ 62 を用いても用いなくても同様の結果が得られることが理解される。

次にこの $\Delta\phi(t)$ 法によりサイクル・ツウ・サイクルジッタ J_{cc} を測定する装置構成を図 91 を参照して説明する。サイクル・ツウ・サイクルジッタ J_{cc} は、隣り合うクロックサイクルのジッタ変動、つまり第 $(N-1)$ 期間に対する第 N 期間の変動である。従って図 91 中の差分回路 64 から得られた第 $(N-1)$ 期間のピークジッタ $J_{pp(N-1)}$ (ゼロクロス間の相対的ゆらぎ) に対し、次に得られた第 N 期間のピークジッタ $J_{pp(N)}$ を差分回路 72 により差し引いた値 $J_{pp(N)} - J_{pp(N-1)}$ を順次求めればサイクル・ツウ・サイクルジッタ J_{cc} が求まる。つまり

差分回路 7 2 は差分回路 6 4 の出力に対し、差分波形を計算して第 2 差分位相雑音波形として検出器 1 4、1 5 へ供給される。 J_{cc} の測定結果の例を図 9 2 に示す。図 8 2 に示した装置の差分回路 6 4 の出力側に差分回路 7 2 を接続してサイクル・ツウ・サイクルジッタを測定できるようにしてもよい。

従来のジッタ測定方法はヒストグラム測定に基づいているが、この発明の $\Delta\phi(t)$ 法においても測定したジッタのヒストグラムを作成することができる。従来のタイムインターバル解析装置により測定したサイン波ジッタのヒストグラムを図 9 3 に示す。横軸はジッタ J_{pp} の大きさを表わす。同一サイン波ジッタを図 8 2 に示した $\Delta\phi(t)$ 法によるジッタ測定装置により測定したジッタのヒストグラムをヒストグラム作成器 7 3 により求めた結果を図 9 4 に示す。両図ともサイン波ジッタのヒストグラムの形状を示していることが理解される。

更に図 3 2 に示した位相雑音検出手段 6 1 により得られた位相雑音波形 $\Delta\phi(t)$ のヒストグラムをヒストグラム作成器 7 3 で作成した例を図 9 5 に示す。また図 9 1 に示した $\Delta\phi(t)$ 法を用いたジッタ測定装置によりサイクル・ツウ・サイクルジッタ J_{cc} を測定し、その J_{cc} のヒストグラムをヒストグラム作成器 7 3 により作成した例を図 9 6 に示す。このようにこの発明の $\Delta\phi(t)$ 法を用いたジッタ測定装置により各種のジッタを測定でき、かつこれらのジッタのヒストグラムを作成することもできる。従来のジッタ測定装置により求めたジッタのヒストグラムに基づくジッタの評価を同様に行うことが可能である。

サイン波ジッタのみならず、ランダムジッタの測定にもこの発明は有効である。このことを測定したジッタのヒストグラムを示すことにより検証する。マイクロコンピュータのクロック信号のランダムジッタのヒストグラムを従来のタイムインターバル解析装置により測定した結果を図 9 7 に示す。同一のクロック信号のランダムジッタを図 8 2 に示した $\Delta\phi(t)$ 法によるジッタ測定装置を用いて測定し、そのヒストグラムを作成した結果を図 9 8 に示す。これらの図は何れもランダム信号のヒストグラムを示していることが理解される。

入力信号の包絡線が変化し、振幅変調 (AM) がかった状態の場合は、この AM の側帯波と、ジッタによる位相変調の側帯波とが区別できず、ジッタの測定結果が実際の値より大きくなることもある。このような点から図 8 2 においては、

位相雑音検出手段 61 の入力側にクリッパ 74 が挿入され、入力信号から AM (振幅変調) 成分を取除き、ジッタに対応する PM (位相変調) 成分を残して位相雑音検出手段 61 に入力するようにした場合である。クリッパ 74 においては、アナログ信号、デジタル信号の何れでも、入力信号の値 (大きさ) を定数倍 (増幅) し、その定数倍された信号について予め決めた第 1 しきい値 V_{th1} より大きい信号値は第 1 しきい値 V_{th1} と置きかえ、予め決めた第 2 しきい値 V_{th2} ($< V_{th1}$) より小さい信号値は第 2 しきい値 V_{th2} と置きかえることが行われる。このようにして、時間波形において包絡線の変動がない一定振幅の入力信号とされ、正確にジッタを測定することができる。

図 82 の実施例では差分回路 64 において、差分をとる二つのサンプルの間隔 (タイムインターバル) T_{in} と、次に差分をとるべき二つの時刻位置 (演算時刻) を決める移動ステップ T_s を入力して、これらの値 T_{in} , T_s により各種の差分をとることを可能とした場合である。図 99a は解析信号 $z_c(t)$ の実数部 $x_c(t)$ の波形と、その近似ゼロクロス点 (○印) を示す。この位相雑音波形 $\Delta\phi(t)$ を図 99b に示し、その近似ゼロクロス点のサンプル値を○印で示す。この例では $\Delta\phi(t)$ は正弦波状であり、つまり理想タイミングからのずれが正弦波状に変化するサイン波ジッタの場合である。この図ではサイン波ジッタの 1 周期に、34 個の $\Delta\phi(t)$ ゼロクロスサンプルが存在する。図 99 は移動ステップ T_s が 17 サンプル点、差分間隔 T_{in} が 17 サンプル点の場合で、演算時刻 j の $\Delta\phi(t)$ のゼロクロスサンプル値 $\Delta\phi(j)$ と、 $j+T_{in}$ の時刻のゼロクロスサンプル $\Delta\phi(j+T_{in})$ とから差分値 $\Delta\phi(j+T_{in}) - \Delta\phi(j)$ が演算される。次に時刻 $(j+T_{in})$ のサンプル値 $\Delta\phi(j+T_{in})$ と、その T_{in} 後のサンプル値 $\Delta\phi(j+2T_{in})$ との差 $\Delta\phi(j+2T_{in}) - \Delta\phi(j+T_{in})$ が求められる。従来のタイムインターバル解析装置などではこの例のように演算時刻から差分時刻 T_{in} 経過後の時刻が次の演算時刻となり、つまり移動ステップ T_s を T_{in} により小さくすることができなかった。

この発明では移動ステップ T_s を差分間隔 T_{in} より、 $T_s < T_{in}$ とすることができ、つまり図 100 に示すように、図 100a のゼロサンプル時刻系列において、時刻 j から動作を開始した場合に、図 100b に示すように、時刻 j から移動ステップ T_s ごとの時刻 $j, j+T_s, j+2T_s, \dots$ で $\Delta\phi(t)$ の各サンプル $\Delta\phi(j)$,

$\Delta \phi(j+T_s)$, $\Delta \phi(j+2T_s)$ …を取出し、第1サンプル系列としてバッファメモリに格納し、また、時刻 j , $j+T_s$, $j+2T_s$, …に対し、差分間隔 T_{in} だけ遅れた時刻 $j+T_{in}$, $j+T_s+T_{in}$, $j+2T_s+T_{in}$, …で図100cに示すように $\Delta \phi(t)$ の各サンプル $\Delta \phi(j+T_{in})$, $\Delta \phi(j+T_s+T_{in})$, $\Delta \phi(j+2T_s+T_{in})$, …を取出して第2サンプル系列をバッファメモリに格納し、図100dに示すようにこれら第1サンプル系列と第2サンプル系列の同一順番のものについて第2サンプル系列のサンプル値から第1サンプル系列のサンプル値を差しひくことにより、 $T_s < T_{in}$ の条件で差分出力を得ることができる。

図101は図99に示した解析信号実数部 $x_c(t)$ の波形と位相雑音波形 $\Delta \phi(t)$ と、ゼロクロス点とが同一であるが、演算移動ステップ T_s を1ゼロクロス点とし差分間隔 T_{in} を17ゼロクロス点とした場合の図である。この場合は図101cに示すように各ゼロクロス点ごとに、差分間隔 T_{in} (17ゼロクロス点) における $\Delta \phi(t)$ の差分、例えば $J_p(j) = \Delta \phi(j+T_{in}) - \Delta \phi(j)$ が得られる。

$\Delta \phi(t)$ の変動を明確に得るには T_{in} をある程度大きくする必要があるが、図99に示した従来方式では $T_s \geq T_{in}$ となり、 T_s も大きくなり、同一時間(データ量)から得られる差分値の数が少なく、分解能が悪くかつピーク値や平均値が正確な値にならない。

従って、図99に示した差分により得られるピークジッタ $J_{pp}(t)$ は得られる差分値の数が少なく、図102aに示すようになり、そのピークツウピーク値は1883ps、自乗平均値は638psとなった。しかし同一条件について図101に示した差分により得られるピークジッタ $J_{pp}(t)$ は得られる差分値の数が多く、かつ短かい間隔で得られるため、図102bに示すようになりそのピークツウピーク値は1940ps、自乗平均値は650psとなり、図99の従来の場合より高分解能となり、正確なジッタ値が得られる。

通常のAD変換器は図103aに示すように、低域通過フィルタ76により、AD変換器77のサンプリング周波数の2分の1以上の周波数成分を入力信号から除してAD変換器77へ供給している。AD変換器77としては入力信号の周波数の2倍以上のサンプリング周波数でアナログ→デジタル変換を行う必要がある。しかしこの発明装置においては入力信号周波数よりも低い周波数でサンプリ

ングしてデジタル信号に変換してもよい。このためには例えば図103bに示すように入力信号は帯域通過又は低域通過フィルタ78により高周波成分を除去し、ダイオードからなるサンプリングブリッジ回路79において、端子81a、81b間に与えられる入力信号の周波数よりも低い周波数でサンプリングされ、これにより正確に得られたサンプリング値が、そのサンプリングごとにAD変換器81でデジタル信号に変換される。例えば周波数が10.025MHzのサイン波信号を20kHzで位相変調した信号を用いて実験した。この入力信号の周波数よりも高い40.0MHzの周波数でサンプリングしたサンプル値系列のなす波形は図104aに示すようになり、そのスペクトルは図105aに示すように10.025MHzの搬送波成分の大きなピークと上、下に側帯波（変調成分）のピークが観測された。一方、図103bの構成で同一実験信号をその搬送波周波数より2桁小さい100kHzの周波数でアンダーサンプリングしたサンプル値系列は図104bに示すようになった。これを図104a中にも○印で示した。このアンダーサンプリングのサンプル値系列のスペクトルは図105bに示すように25kHzの搬送波成分のピークと、25kHz±20kHzの変調成分（上、下の側帯波）の各ピークとが観測された。従って、このようにアンダーサンプリングAD変換器を利用しても、この発明装置によりジッタを測定することができることが理解される。

図82、図88、図91に示した各実施例において、解析信号変換手段11としては、図40a、図40b、図67、図69に示した各種のものを使用することができる。またこれらにおいてデジタル信号に変換するAD変換器を用いる場合に限らず、そのAD変換器の代りにコンパレータを用いてもよい。つまり一般には被測定入力信号はAD変換器によりデジタル信号に変換されて、又はコンパレータにより2値化されて解析信号変換手段11に入力される。ただ図40bに示した解析信号変換手段には被測定入力信号にデジタル化されることなく入力される。更に位相雑音検出手段61の入力、つまり解析信号変換手段11の入力としては入力信号（被ジッタ測定信号）を周波数分周器で分周した信号、又は周波数変換器で周波数変換した信号であってもよい。

上述では主としてクロック信号のジッタ測定について述べたが、通信に用いられるデータ信号、テレビジョン信号のような繰り返し映像信号など、各種の信号の

ジッタの測定にもこの発明は適用できる。

以上、この発明を例示の好ましい実施例について記載したが、この発明の精神及び範囲から逸脱することなしに、上述した実施例に関して種々の変形、変更及び改良がなし得ることはこの分野の技術者には明らかであろう。従って、この発明は図示し、上述した実施例に限定されるものではなく、添付の特許請求の範囲によって定められるこの発明の範囲内に入る全てのそのような変形、変更及び改良を包含するものである。

なお、上記した文献 c 1 ～ c 1 8 は下記の通りである。

- [c1]: Alan V. Oppenheim, Alan S. Willsky and Ian T. Young,
Signals and Systems, Prentice-Hall, Inc., 1983.
- [c2]: Athanasios Papoulis, "Analysis for Analog and Digital Signals",
Gendai Kogakusha, 1982.
- [c3]: Stefan L. Hahn, Hilbert Transforms in Signal Processing,
Artrch House Inc., 1996.
- [c4]: J. Dugundji, "Envelopes and Pre-Envelopes of Real Waveforms,"
IRE Trans. Inform. Theory, vol. IT-4, pp. 53-57, 1958.
- [c5]: Alan V. Oppenheim and Ronald W. Schafer, Discrete-Time Signal
Processing, Prentice-Hall, Inc., 1989.
- [c6]: Tristan Needham, Visual Complex Analysis,
Oxford University Press, Inc., 1997.
- [c7]: Donald G. Childers, David P. Skinner and Robert C. Kemerait,
"The Cepstrum: A Guide to Processing," Proc. IEEE, vol. 65,
pp. 1428-1442, 1977.
- [c8]: Jose M. Tribolet, "A New Phase Unwrapping Algorithm,"
IEEE Trans. Acoust., Speech, Signal Processing,
vol. ASSP-25, pp. 170-177, 1977.
- [c9]: Kuno P. Zimmermann, "On Frequency-Domain and Time-Domain
Phase Unwrapping," Proc. IEEE, vol. 75, pp. 519-520, 1987.
- [c10]: Julius S. Bendat and Allan G. Piersol, Random Data:

- Analysis and Measurement Procedures, 2nd ed.,
John Wiley & Sons, Inc., 1986.
- [c11]: Shoichiro Nakamura, Applied Numerical Methods with Software,
Prentice-Hall, Inc., 1991.
- [c12]: David Chu, "Phase Digitizing Sharpens Timing Measurements,"
IEEE Spectrum, pp. 28-32, 1988.
- [c13]: Lee D. Cosart, Luiz Peregrino and Atul Tambe, "Time Domain
Analysis and Its Practical Application to the Measurement of
Phase
Noise and Jitter," IEEE Trans. Instrum. Meas., vol. 46, pp. 1016-
1019, 1997.
- [c14]: Jacques Rutman, "Characterization of Phase and Frequency
Instabilities in Precision Frequency Sources: Fifteen Years of
Progress," Proc. IEEE, vol. 66, pp. 1048-1075, 1977.
- [c15]: Kamilo Feher, Telecommunications Measurements,
Analysis, and Instrumentation, Prentice-Hall, Inc., 1987.
- [c16]: Michel C. Jeruchim, Philip Balaban and K. Sam Shanmugan,
Simulation of Communication Systems, Plenum Press, 1992.
- [c17]: E. Oran Brigham, The Fast Fourier Transform,
Prentice-Hall, Inc., 1974.
- [c18]: Albert H. Nuttall, "Some Windows with Very Good Sidelobe
Behavior", IEEE Trans. Acoust., Speech, Signal Processing,
vol. ASSP-29, pp. 84-91, 1981.

請 求 の 範 囲

1. 被測定信号を複素数の解析信号に変換する解析信号変換手段と、
上記解析信号の瞬時位相を求める瞬時位相推定手段と、
上記瞬時位相からリニア位相を除去して位相雑音波形を得るリニア位相除去手段と、
上記位相雑音波形から上記被測定信号のジッタを求めるジッタ検出手段と、
よりなるジッタ測定装置。
2. 上記位相雑音波形を入力とし、上記解析信号の実数部のゼロクロス点に近いタイミングで上記位相雑音波形をサンプリングしてサンプル位相雑音波形を出力するゼロクロスサンブラを備えることを特徴とする請求の範囲第1項記載のジッタ測定装置。
3. 上記サンプル位相雑音波形を入力してその差分波形を計算して第1差分位相雑音波形を出力する第1差分回路を備えることを特徴とする請求の範囲第2項記載のジッタ測定装置。
4. 上記第1差分位相雑音波形を入力して、その差分波形を計算して第2差分位相雑音波形を出力する第2差分回路を備えることを特徴とする請求の範囲第3項記載のジッタ測定装置。
5. 上記被測定信号を基準アナログ量と比較して2値化して上記解析信号変換手段へ供給するコンパレータが設けられていることを特徴とする請求の範囲第1項乃至第4項の何れかに記載のジッタ測定装置。
6. 上記解析信号変換手段は、上記被測定信号を帯域通過フィルタへ供給し、その出力をヒルベルト変換器によりヒルベルト変換して上記解析信号の虚数部を求め、上記帯域通過フィルタの出力を上記解析信号の実数部とする手段であることを特徴とする請求の範囲第1項乃至第4項の何れかに記載のジッタ測定装置。
7. 上記解析信号変換手段は、上記被測定信号を周波数領域の信号に変換する周波数領域変換器と、
その周波数領域変換器の出力より負の周波数成分を遮断すると共に上記被測定信号の周波数付近の成分のみを取り出す帯域通過処理器と、

上記帯域通過処理器の出力を時間領域の信号に逆変換する時間領域変換器とよりなることを特徴とする請求の範囲第1項乃至第4項の何れかに記載のジッタ測定装置。

8. 上記被測定信号を蓄積するバッファメモリを備え、

上記解析信号変換手段は、

上記バッファメモリより被測定信号を前回取出した分と一部重複させながら順次取出す手段と、

その取出された各部分被測定信号に窓関数を乗算して上記周波数領域変換器へ供給する手段と、

上記時間領域に変換された信号に上記窓関数の逆数を乗じて上記解析信号を得る手段とを備えることを特徴とする請求の範囲第7項記載のジッタ測定装置。

9. 上記解析信号変換手段は、

上記被測定信号に正弦波信号を乗算する第1周波数混合器と、

上記被測定信号に、上記正弦波信号と周波数が等しい余弦波信号を乗算する第2周波数混合器と、

上記第1周波数混合器の出力が供給される第1低域通過フィルタと、

上記第2周波数混合器の出力が供給される第2低域通過フィルタと、

上記第1低域通過フィルタの出力をデジタル信号に変換する第1AD変換器と、

上記第2低域通過フィルタの出力をデジタル信号に変換する第2AD変換器とを備え、上記第1AD変換器の出力信号と上記第2AD変換器の出力信号とにより上記解析信号が構成されることを特徴とする請求の範囲第1項乃至第4項の何れかに記載のジッタ測定装置。

10. 上記解析信号変換手段は、

上記被測定信号に正弦波信号を乗算する第1周波数混合器と、

上記被測定信号に、上記正弦波信号と周波数が等しい余弦波信号を乗算する第2周波数混合器と、

上記第1周波数混合器の出力が供給される第1低域通過フィルタと、

上記第2周波数混合器の出力が供給される第2低域通過フィルタと、

上記第1低域通過フィルタの出力を基準アナログ量と比較する第1コンパレー

タと、

上記第2低域通過フィルタの出力を基準アナログ量と比較する第2コンパレータとよりなり、上記第1コンパレータの出力信号と上記第2コンパレータの出力信号とにより上記解析信号を構成することを特徴とする請求の範囲第1項乃至第4項記載のジッタ測定装置。

11. 上記ジッタ検出手段は上記位相雑音波形の最大値と最小値との差をジッタのピーク値として求めるピークツウピーク検出手段であることを特徴とする請求の範囲第1項乃至第4項の何れかに記載のジッタ測定装置。

12. 上記ジッタ検出手段は上記位相雑音波形を自乗平均してジッタの自乗平均値を求める自乗平均検出手段であることを特徴とする請求の範囲第1項乃至第4項の何れかに記載のジッタ測定装置。

13. 上記ジッタ検出手段は上記位相雑音波形のヒストグラムを求めるヒストグラム推定手段であることを特徴とする請求の範囲第1項乃至第4項の何れかに記載のジッタ測定装置。

14. 上記リニア位相除去手段は入力された瞬時位相を連続位相に変換する連続位相変換手段と、その変換された連続位相についてリニア位相を推定するリニア位相推定手段と、その推定されたリニア位相を、上記連続位相から差し引いて上記位相雑音波形を得る手段とよりなることを特徴とする請求の範囲第1項乃至第4項の何れかに記載のジッタ測定装置。

15. 被測定信号を複素数の解析信号に変換する解析信号変換過程と、

上記解析信号の瞬時位相を求める瞬時位相推定過程と、

上記瞬時位相からリニア位相を除去して位相雑音波形を得るリニア位相除去過程と、

上記位相雑音波形から上記被測定信号のジッタを求める過程と、

を有するジッタ測定方法。

16. 上記解析信号の実数部のゼロクロス点に近い上記位相雑音波形をサンプリングしてサンプル位相雑音波形を求める過程と、

上記サンプル位相雑音波形の差分波形を計算して第1差分位相雑音波形を求める過程と、

を有する請求の範囲第 1 5 項記載のジッタ測定方法。

17. 上記第 1 差分位相雑音波形の差分波形を計算して第 2 差分位相雑音波形を求める過程を有することを特徴とする請求の範囲第 1 6 項記載のジッタ測定方法。

1/66

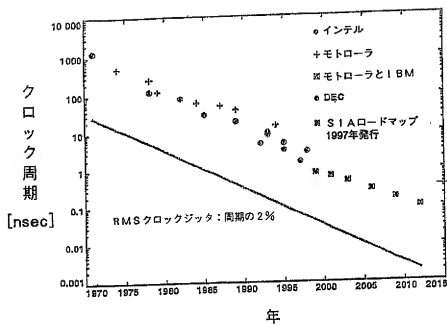


図 1

2/66

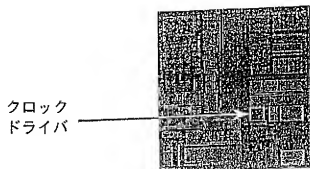


図 2

	コンピュータシステム	電気通信
設計技術	CMOS	Bipolar, GaAs, CMOS
PLL回路	ワンチップPLL	組立PLL
信号	非変調	変調信号
ジッタ	ピークツウピークジッタ	平均ジッタ
試験方法	利用不可	利用可

図 3

3/66

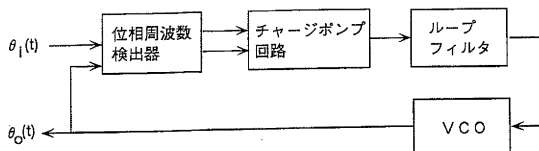


図 4

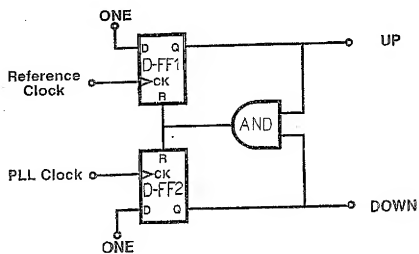
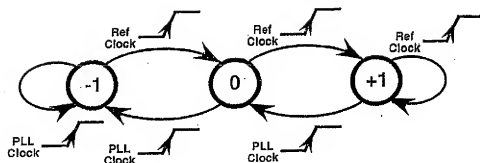


図 5

4/66



Down: 周波数減少

Up: 周波数増加

图 6

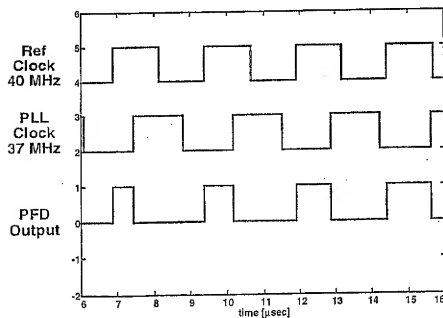


图 7

5/66

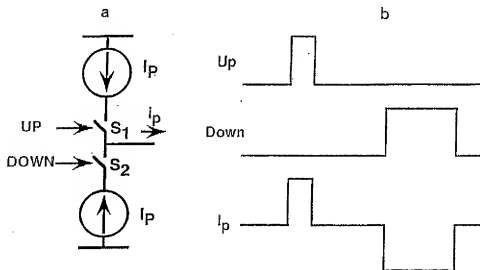


图 8

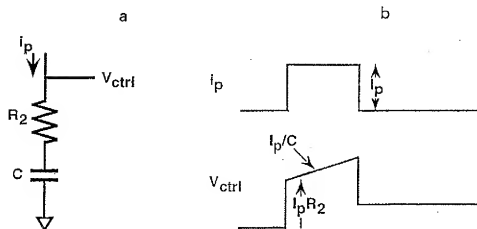


图 9

6/66

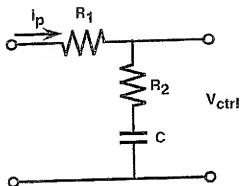


図 1 0

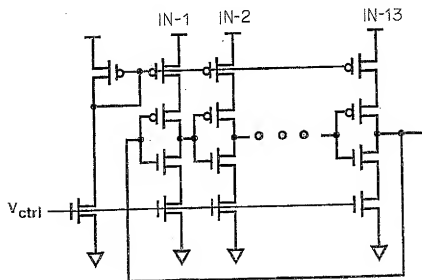


図 1 1

7/66

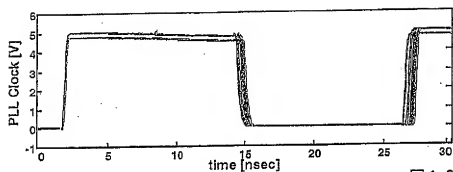


図 1 2

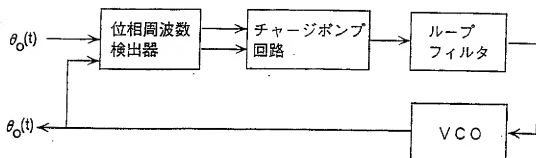


図 1 3

8/66

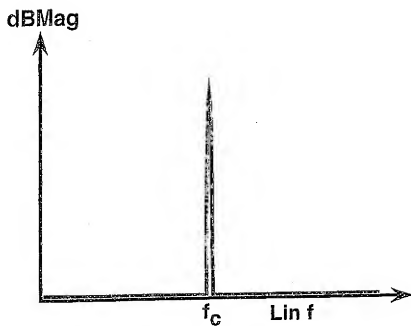


図 14

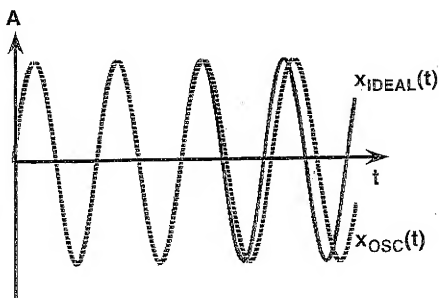


図 15

9/66

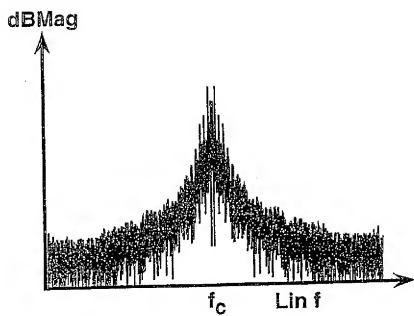


図 16

10/66

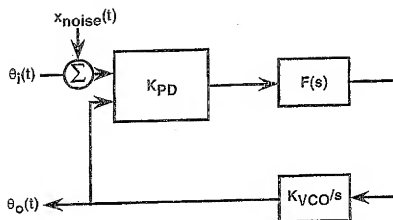


图 17

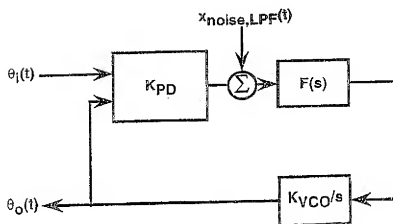


图 18

11/66

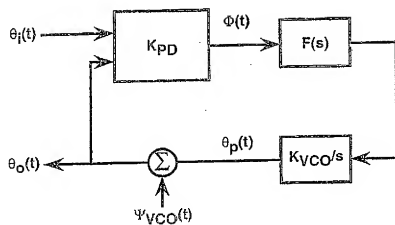


図19

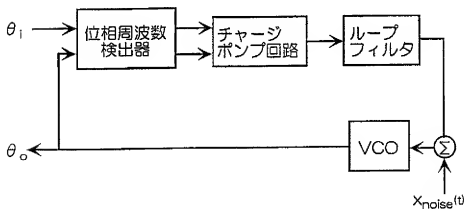


図20

12/66

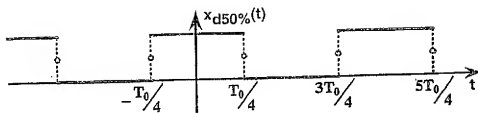


図 2 1

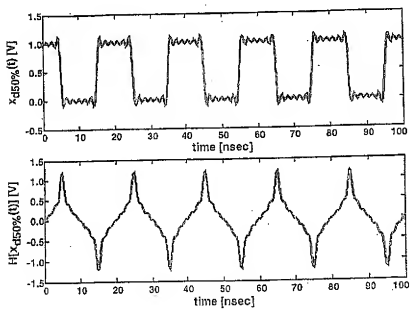


図 2 2

13/66

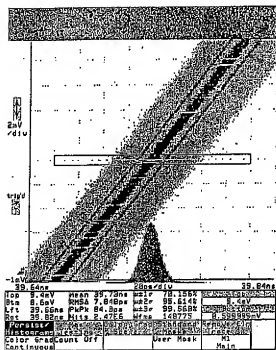


図 2 3

デジタルオシロスコープ

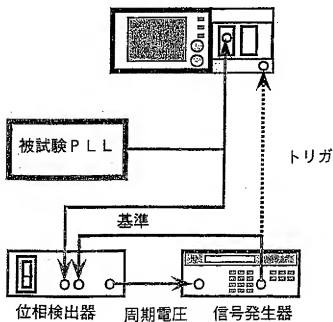


図 2 4

14/66

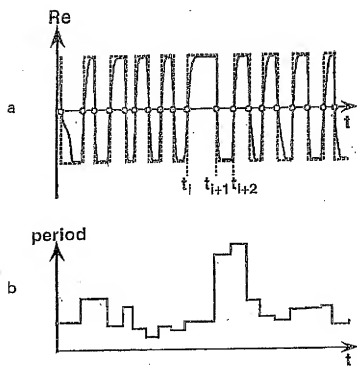


図 2 5

15/66



図 2 6

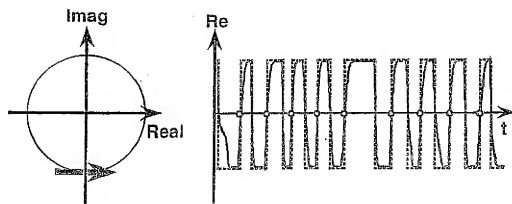


図 2 7

16/66

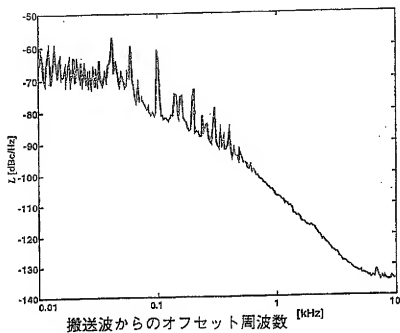


図 2 8

スペクトラムアナライザ

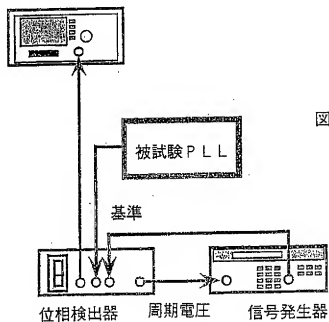
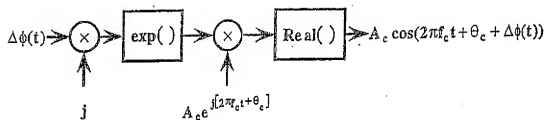


図 2 9

17/66

a



b

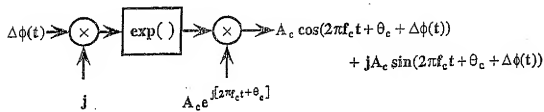


图 3 0

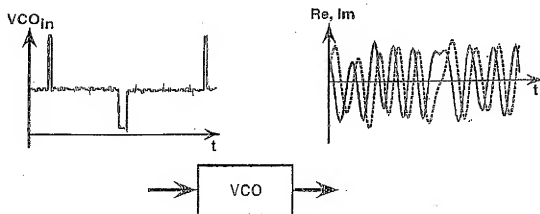
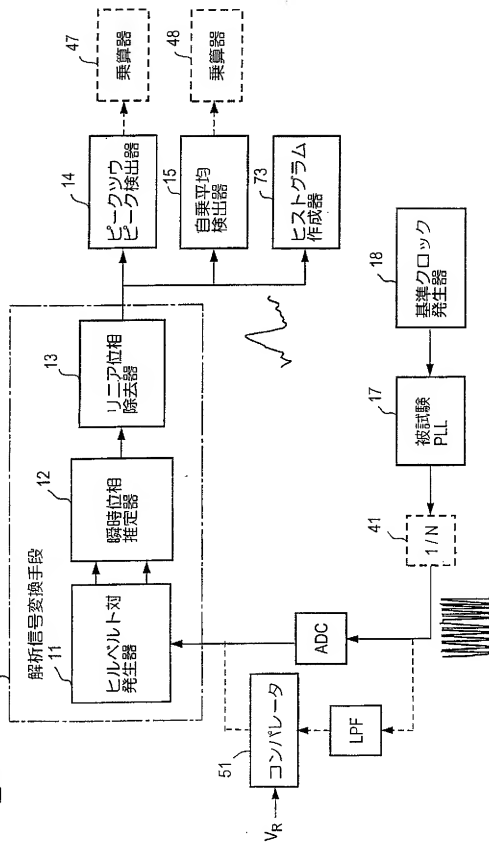


图 3 1

18/66

図32 61 位相雑音検出手段



19/66

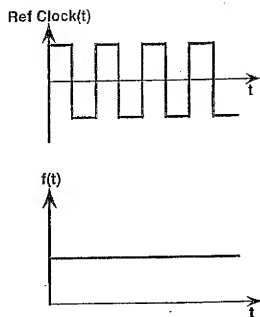


図 3 3

20/66

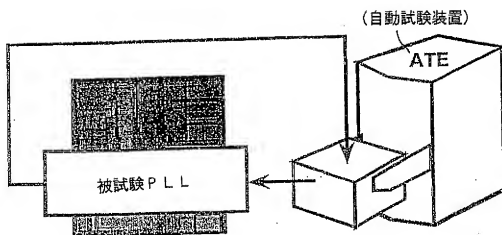


図 3 4

21/66

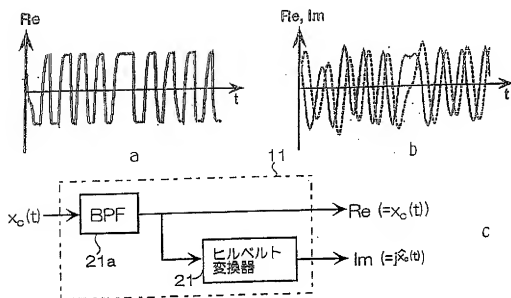


図35

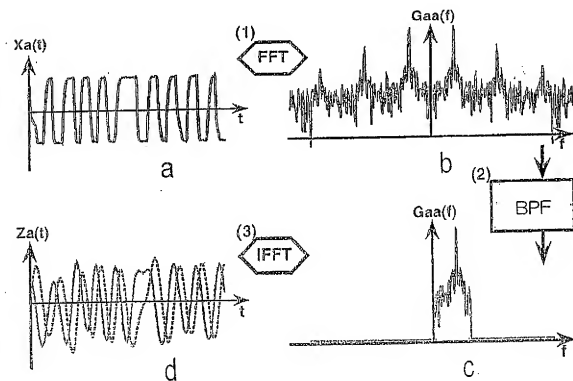


図36

22/66

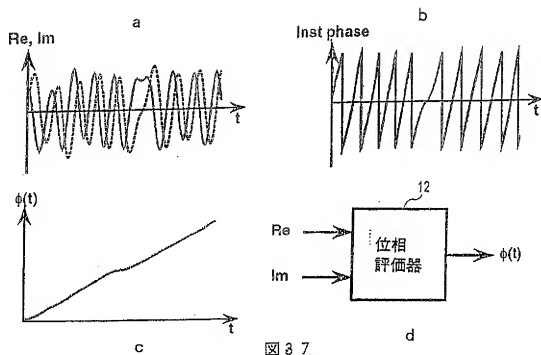


図 3 7

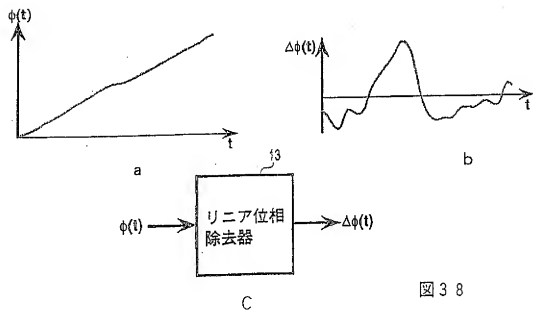
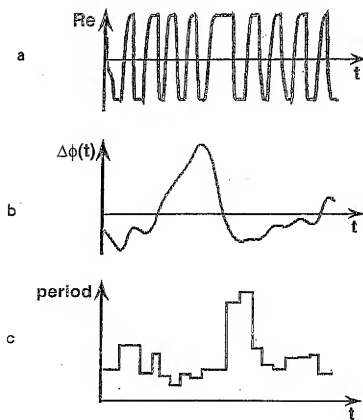


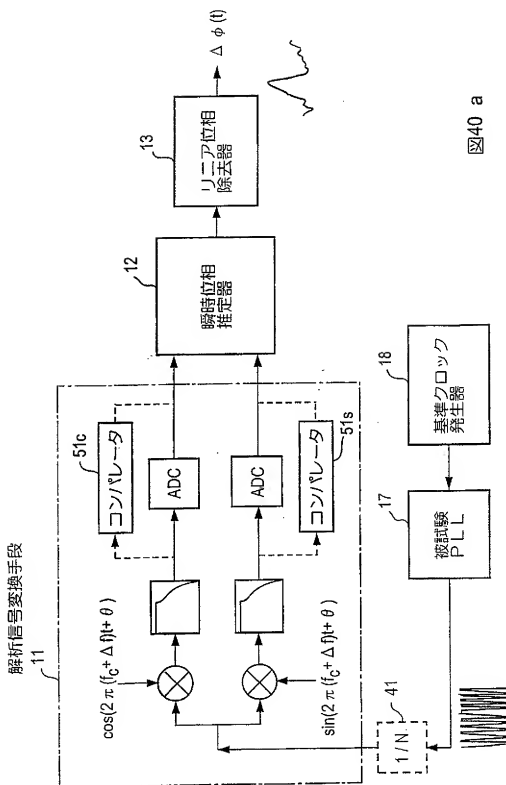
図 3 8

23/66



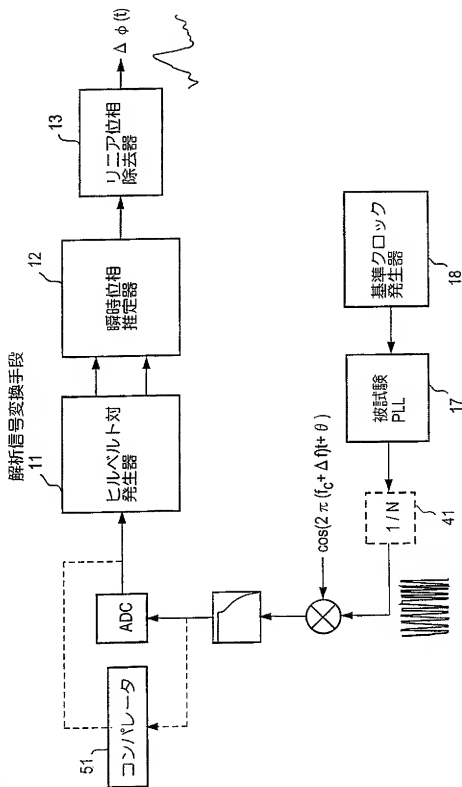
39

24/66



25/66

図40 b

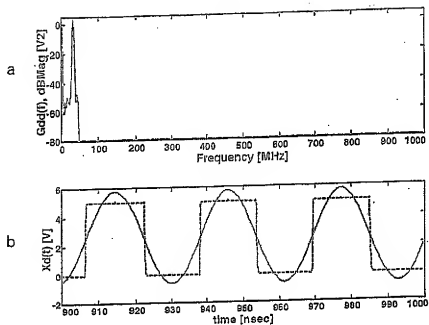


26/66

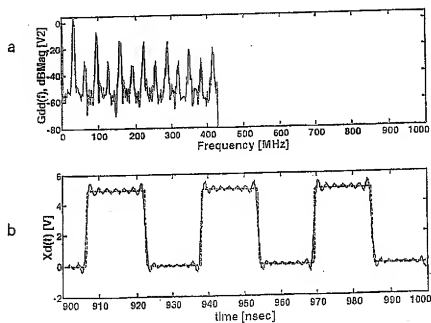
	Δφ 法	ゼロクロス法
瞬時周波数	$\frac{1}{T_{ZERO}}$	$\frac{1}{T_{ZERO}}$
最小サンプリング 周波数	any $f \geq 2f_c$	fixed f_c
4 相位相変調サン プリング周波数	any $f \geq 2\Delta f$	fixed Δf
ヘテロダインサン プリング周波数	any $f \geq 2\Delta f$	fixed Δf
測定時間	$\frac{1}{2K} \cdot \frac{N}{\Delta f}$	$\frac{N}{\Delta f}$

図41

27/66



4 2



4 3

28/66

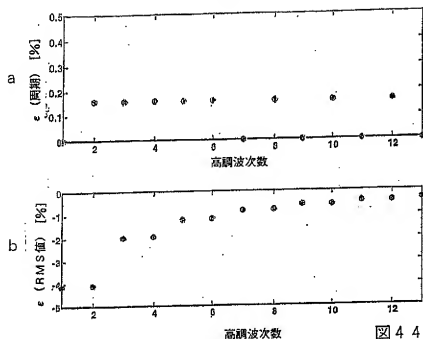


図 4-4

Parameters	nMOS	pMOS	Unit
V_{TO}	0.7386893	-0.9160475	V
t_{OX}	135.23	134.216	Å
χ_L	-0.0672454	-0.0287155	μm
χ_W	-0.166238	-0.200027	μm
RSH	64.7204	117.086	Ω/\square

図 4-5

29/66

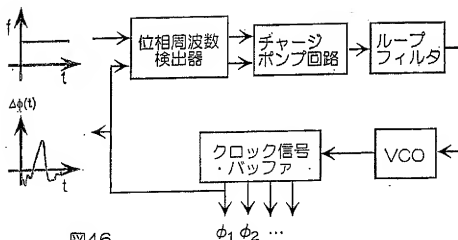


図46

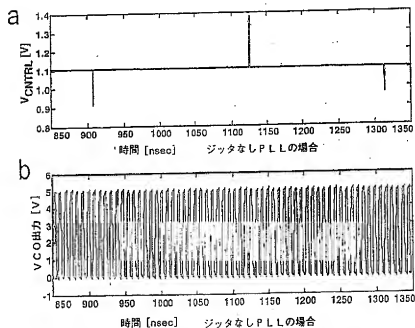


図47

30/66

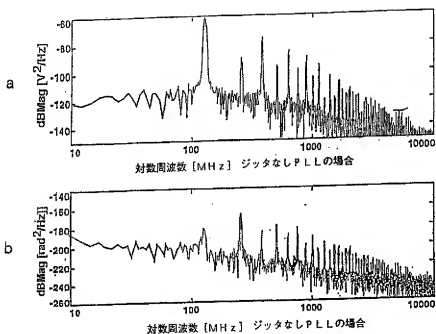


図 48

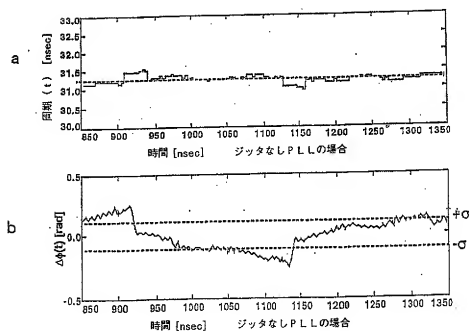


図 49

31/66

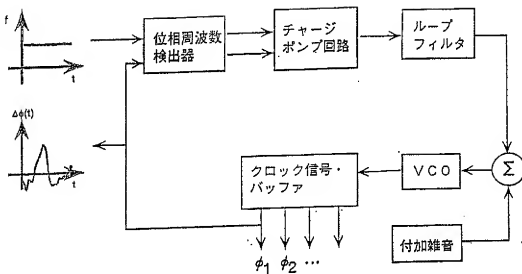


図 5 0

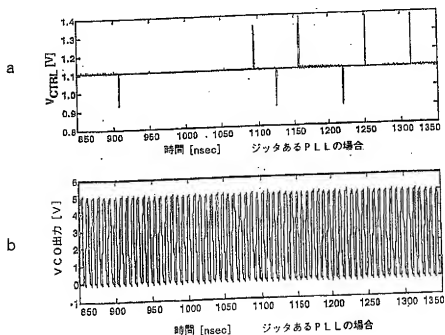


図 5 1

32/66

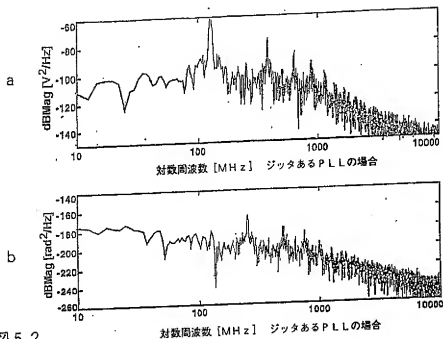


図 5 2

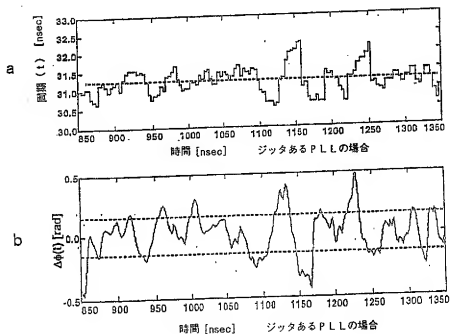


図 5 3

33/66

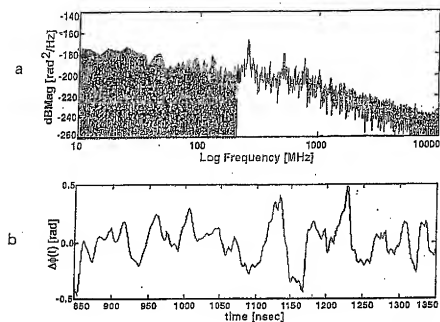


図 5 4

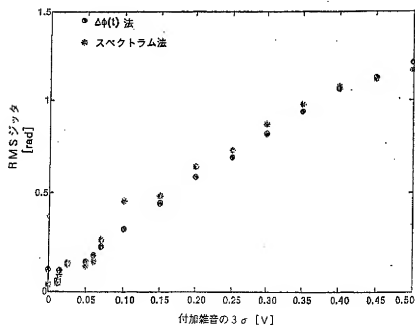


図 5 5

34/66

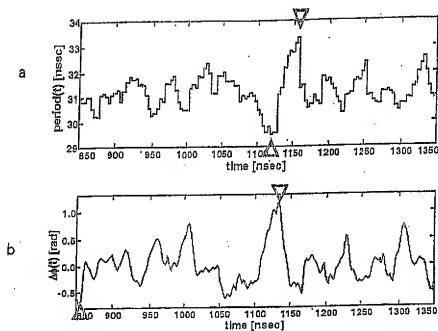


図 5 6

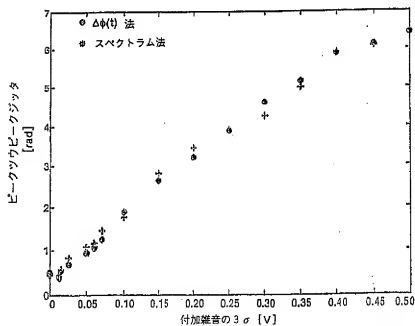


図 5 7

35/66

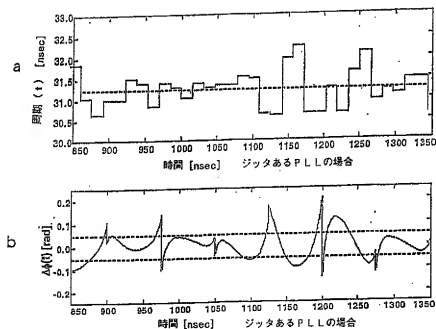


図 5 8

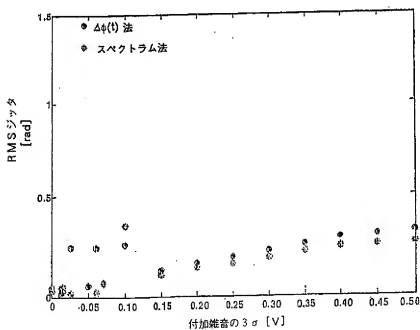


図 5 9

36/66

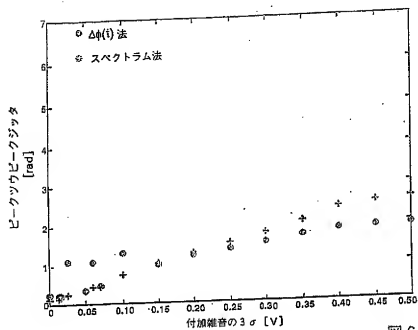


図 6 0

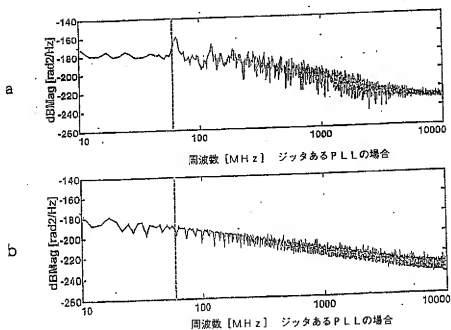


図 6 1

37/66

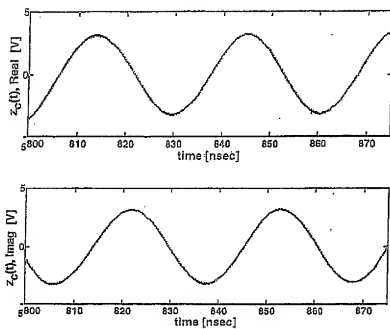


图 6.2

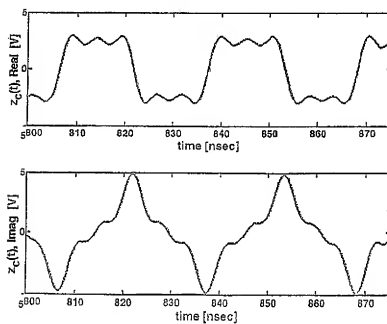


图 6.3

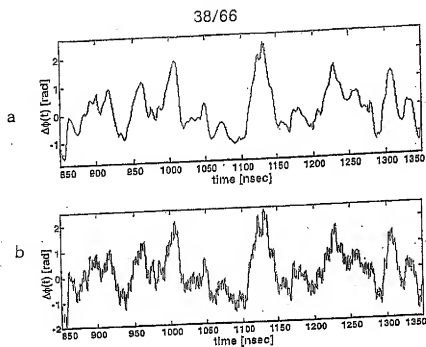


図 6 4

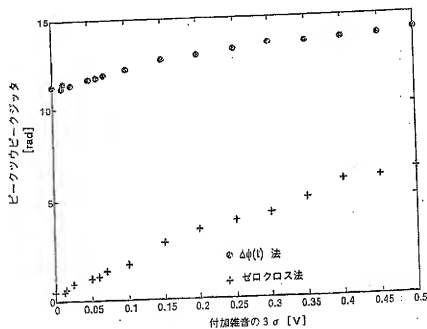


図 6 5

39/66

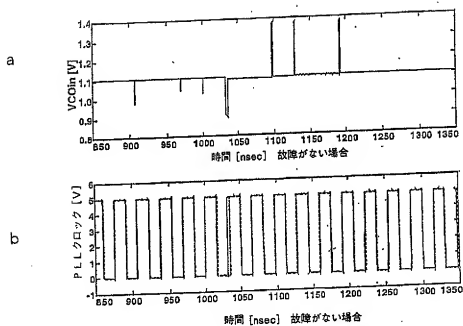


図 6 6

40/66

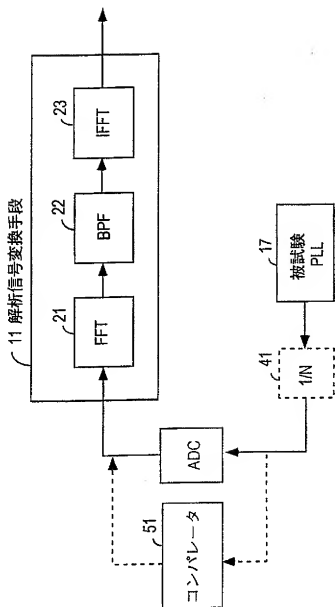


図67

42/66

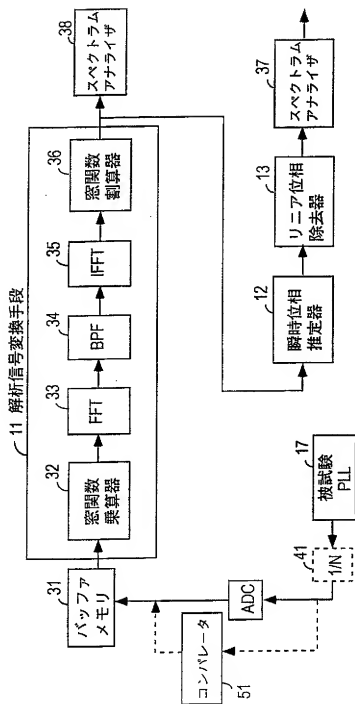
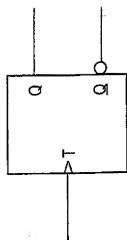


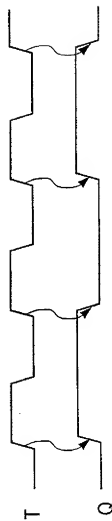
図69

43/66

70 a



70 b



44/66

図71

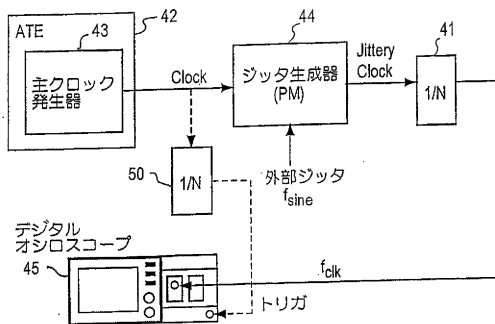
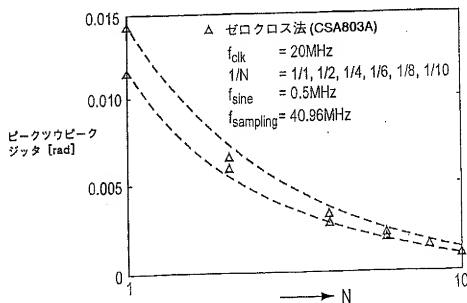


図72



45/66

図73

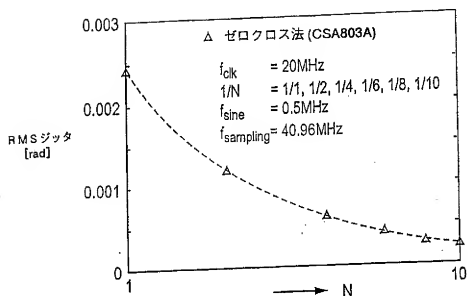
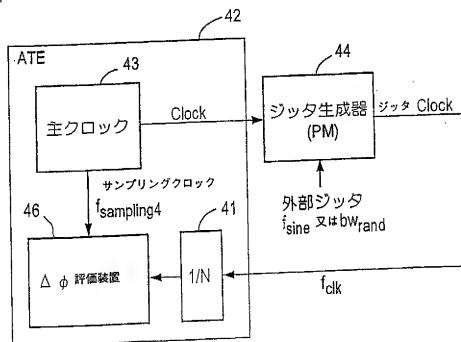


図74



46/66

図75

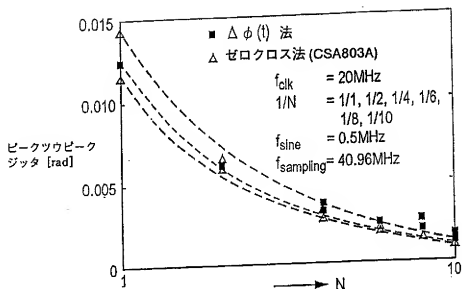
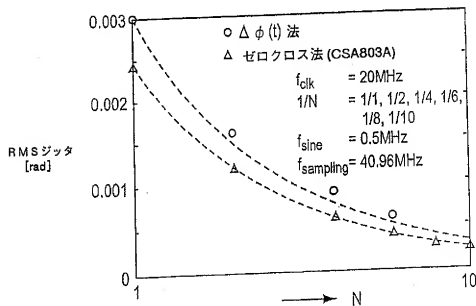


図76



47/66

図77

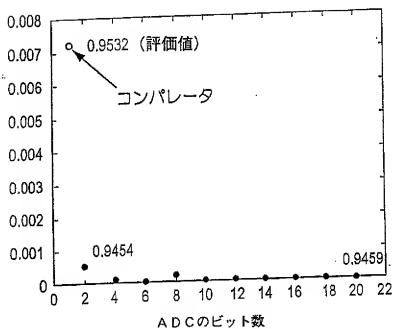
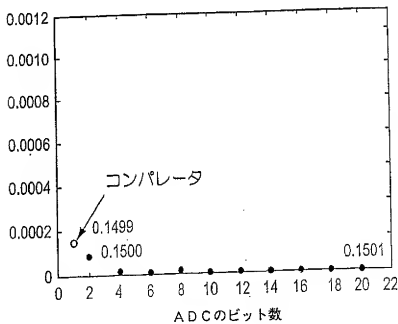
ピークツウピーク
ジッタ誤差 (rad)

図78

RMS ジッタ
誤差 (rad)

48/66

図79

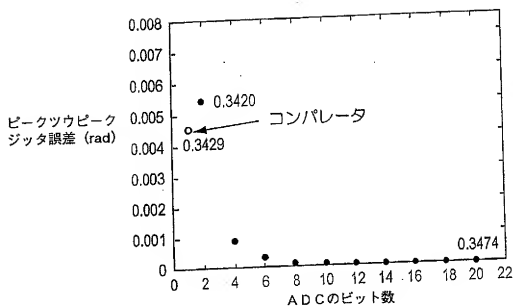
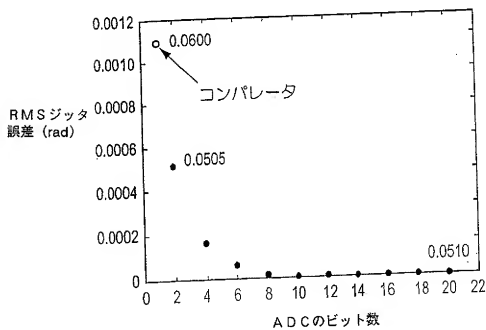


図80



49/66

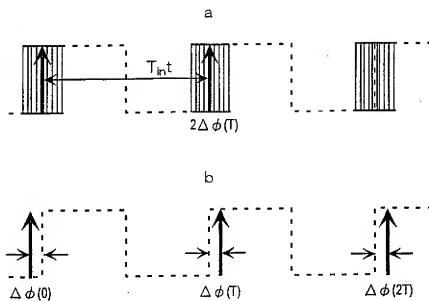


図81

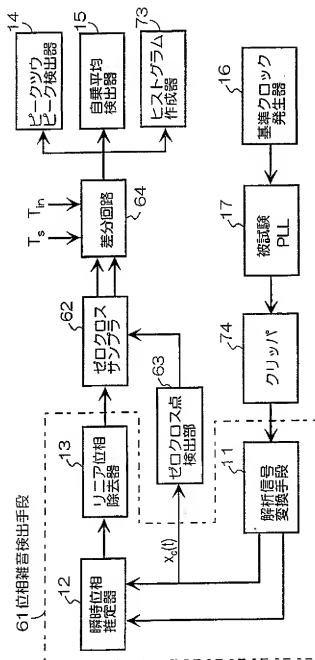
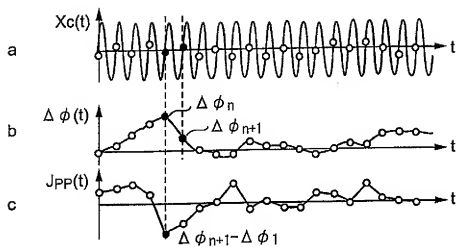


図82

51/66

图 83



52/66

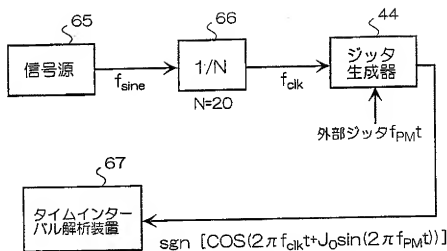


図84

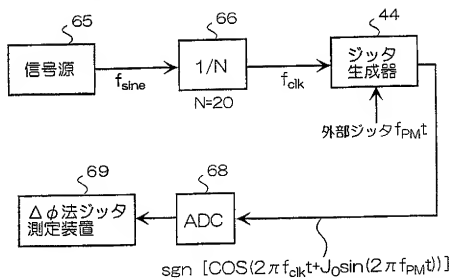


図85

53/66

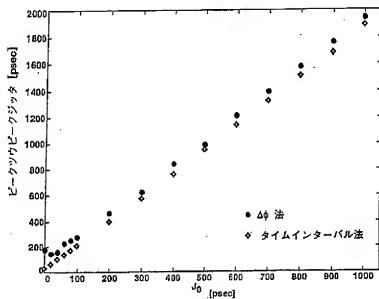


図 8 6

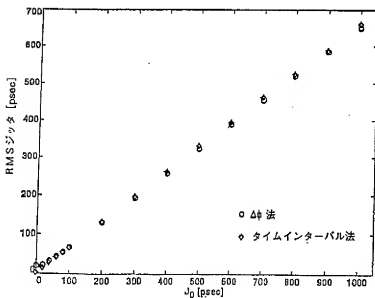


図 8 7

54/66

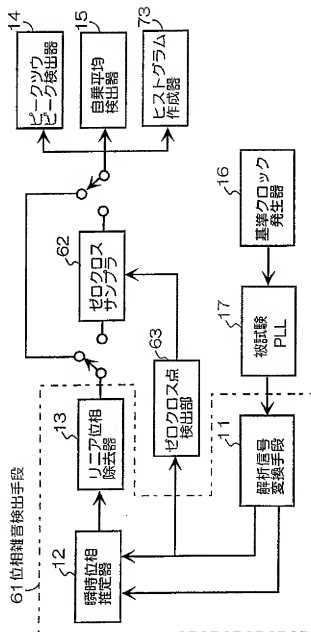


図 88

55/66

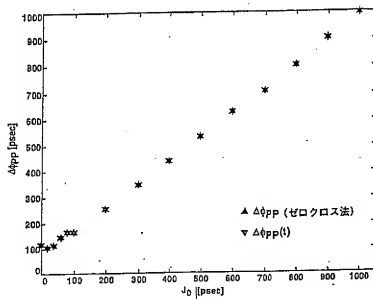


図 89

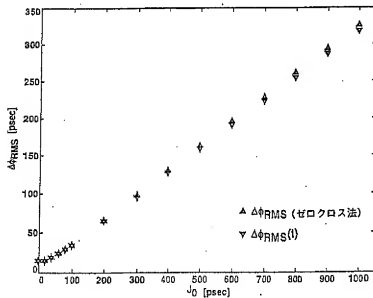


図 90

56/66

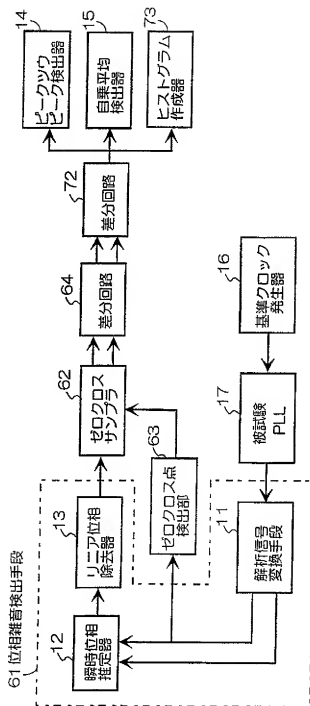


図 91

57/66

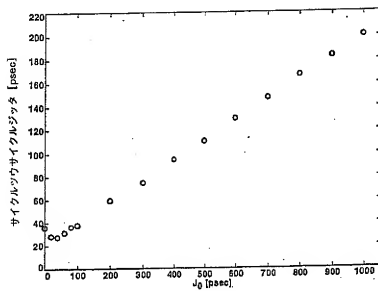


図 9 2

58/66

図 93

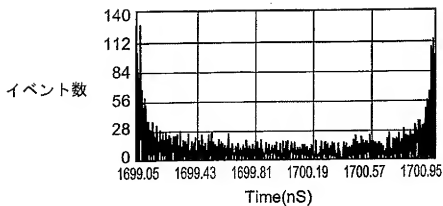
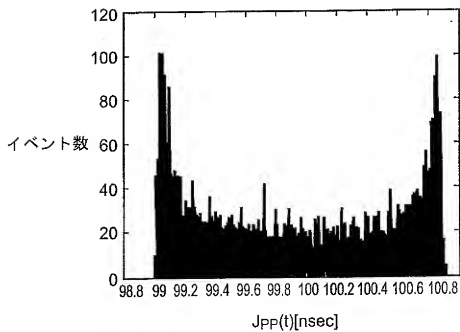


図 94



59/66

図95

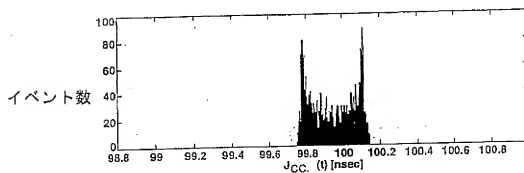
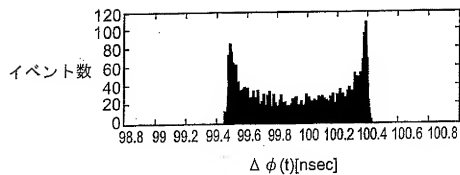


図96

60/66

図 97

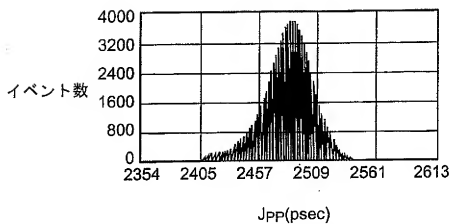
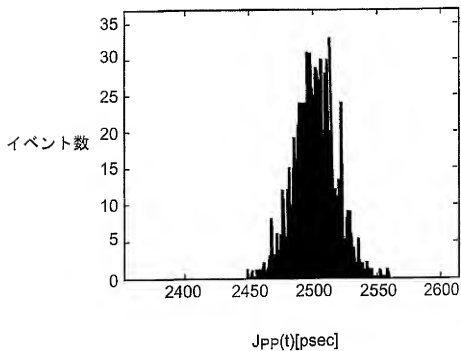
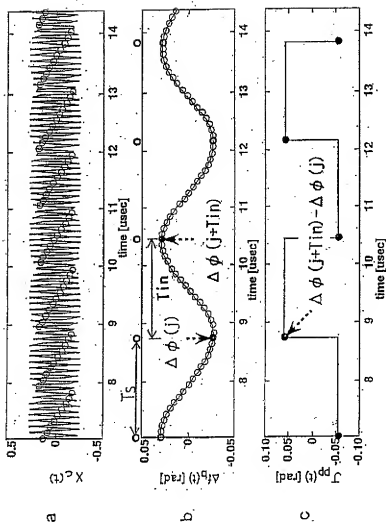


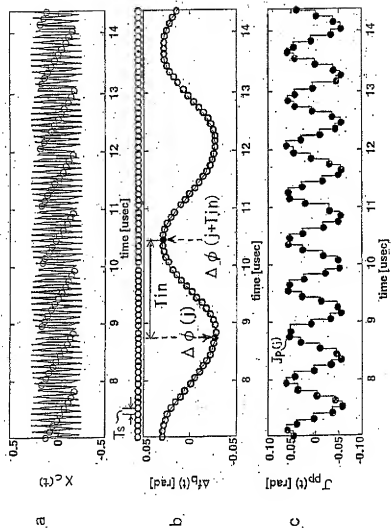
図 98



61/66

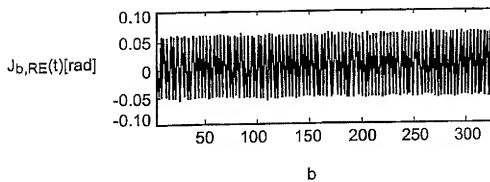
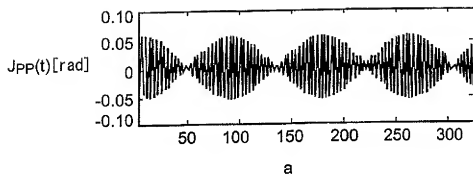


63/66

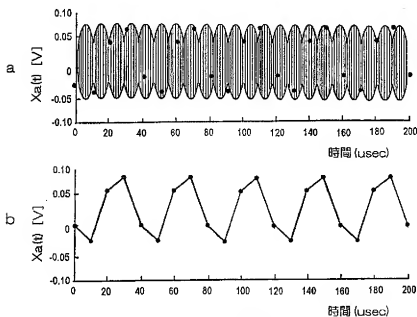
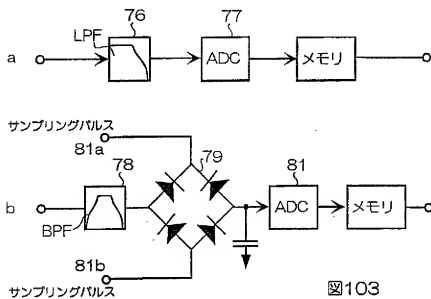


64/66

図 102

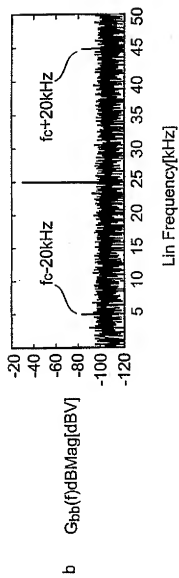
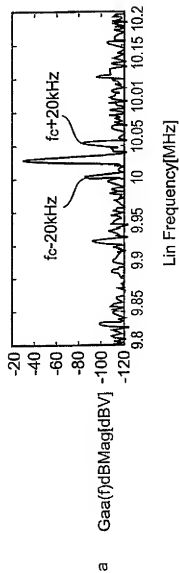


65/66



66/66

FIG 105



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/00644

A. CLASSIFICATION OF SUBJECT MATTER Int. Cl. ⁷ G01R29/02, G01R31/00, H03L7/08, G06F11/22		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int. Cl. ⁷ G01R29/02, G01R31/00, G01R31/28, H03L7/08, G06F11/22		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1940-1995 Toroku Jitsuyo Shinan Koho 1994-2000 Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) JICST		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, X P, A	Tohoku Daigaku Dentsu Danwakai Kiroku, Vol. 68, No. 1, (Japan), Tohoku Daigaku Denki Tsushin Kenkyusho, (28.08.99), pp.99-104	1, 11, 12, 15 2-10, 13, 14, 16, 17
X A	US, 4654861, A (International Business Machines), 31 March, 1987 (31.03.87), Full text; all drawings & EP, 166839, A & JP, 61-019260, A & CA, 1227246, A	1, 6, 15 2-5, 7-14, 16, 17
A	EP, 849907, A (TEKTRONIX, INC.), 24 June, 1998 (24.06.98), Full text; all drawings & US, 5754437, A & JP, 10-153626, A	1-17
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "B" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 02 May, 2000 (02.05.00)		Date of mailing of the international search report 16 May, 2000 (16.05.00)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

国際調査報告

国際出願番号 PCT/JPO0/00644

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. ⁷ G01R29/02, G01R31/00, H03L7/08, G06F11/22

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. ⁷ G01R29/02, G01R31/00, G01R31/28,
H03L7/08, G06F11/22

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年
 日本国公開実用新案公報 1971-2000年
 日本国登録実用新案公報 1994-2000年
 日本国実用新案登録公報 1996-2000年

国際調査で使った電子データベース (データベースの名称、調査に使用した用語)

JICS T科学技術文庫ファイル

C. 関連すると認められる文献

引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
P, X P, A	東北大学電通談話会記録, 第68巻, 第1号, (日), 東北大学電気通信研究所, (28.08.99) 第99-104頁	1, 11, 12, 15 2-10, 13, 14, 16, 17
X A	US, 4654861, A (International Business Machine s), 31.3月.1987 (31.03.87), 全文, 全図 & EP, 166839, A & JP, 61-019260, A & CA, 1227246, A	1, 6, 15 2-5, 7-14, 16, 17

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリ

「A」特に関連のある文献ではなく、一般的な技術水準を示すもの

「E」国際出願日目の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日以前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

02.05.00

国際調査報告の発送日

16.05.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区蔵が岡三丁目4番3号

特許庁審査官 (権限のある職員)

武田 哲

電話番号 03-3581-1101

内線 3266

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	EP, 849907, A (TEKTRONIX, INC.) , 24. 6月. 19 98 (24. 06. 98) , 全文, 全図 & US, 5754437, A & JP, 10-153626, A	1-17